



Pamięć RAM

mgr inż. Andrzej Puzoski

Urządzenia Techniki
Komputerowej

Spis treści

- Definicja pamięci RAM
- Zasada działania RAM
- Budowa pamięci RAM
- Rytm pracy RAM
- Bank pamięci
- Podział sposobów przechowywania danych w pamięci
 - SRAM, DRAM
- Parametry pamięci
 - Pojemność
 - Czas dostępu
 - opóźnienia
- Rodzaje pamięci
 - FPM DRAM
 - EDO RAM
 - SDRAM
 - RDRAM
 - DDR
 - DDR1, DDR2, DDR3, DDR4, DDR5
- Tryb pracy pamięci RAM
 - SDR, DDR, QDR
- Podział pamięci pod względem obudowy
- Tryb wielokanałowy
- Korekcja błędów
- SPD i XMR

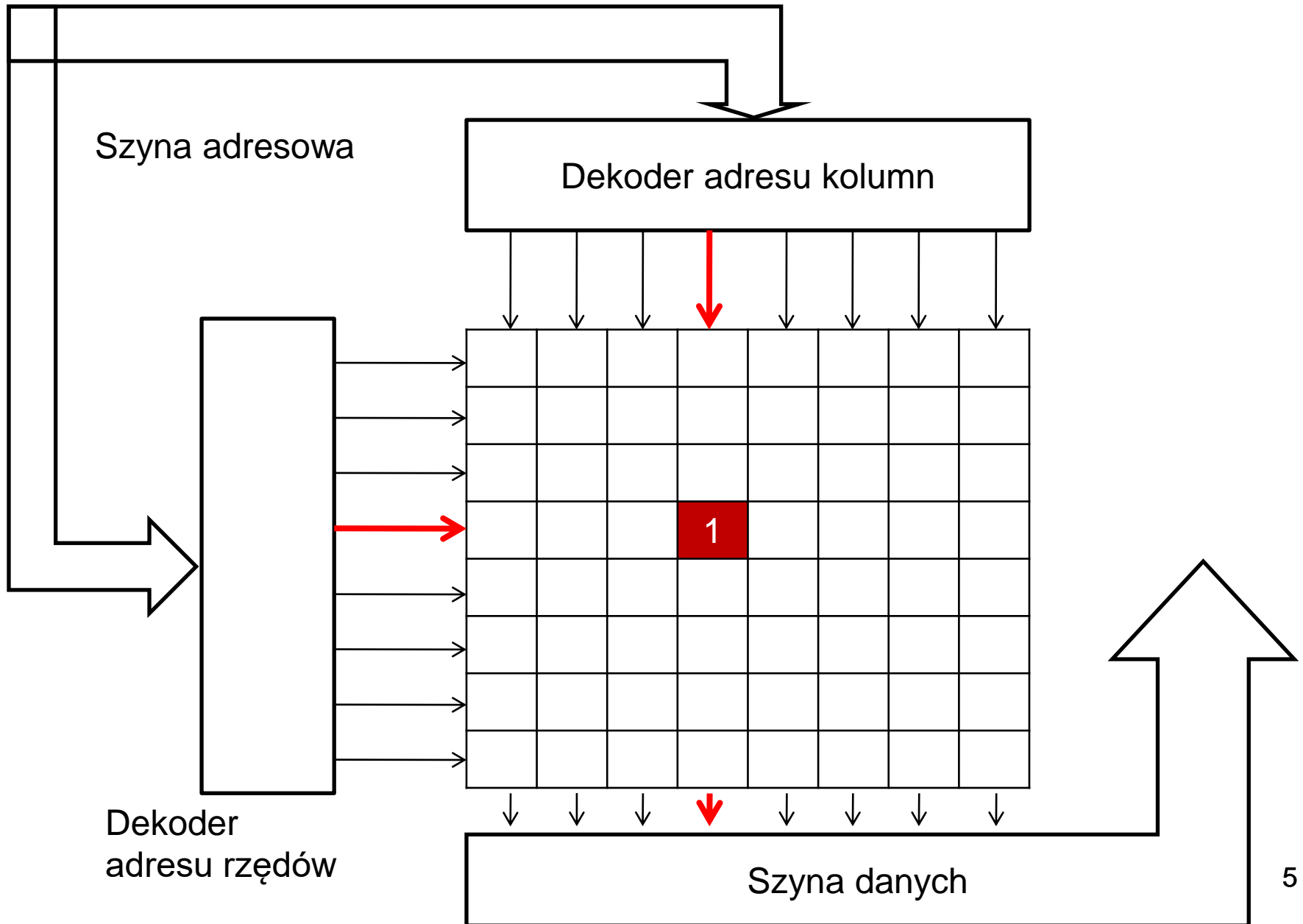
Pamięć RAM

- Pamięć RAM (*ang. Random Access Memory* - pamięć o swobodnym dostępie).
- RAM jest zazwyczaj pamięcią operacyjną (roboczą) komputera.
 - Przechowuje dane aktualnie przetwarzane przez program oraz rozkazy tego programu.
- Pamięć RAM jest pamięcią ulotną, co oznacza, iż po wyłączeniu komputera, informacja w niej zawarta jest tracona.

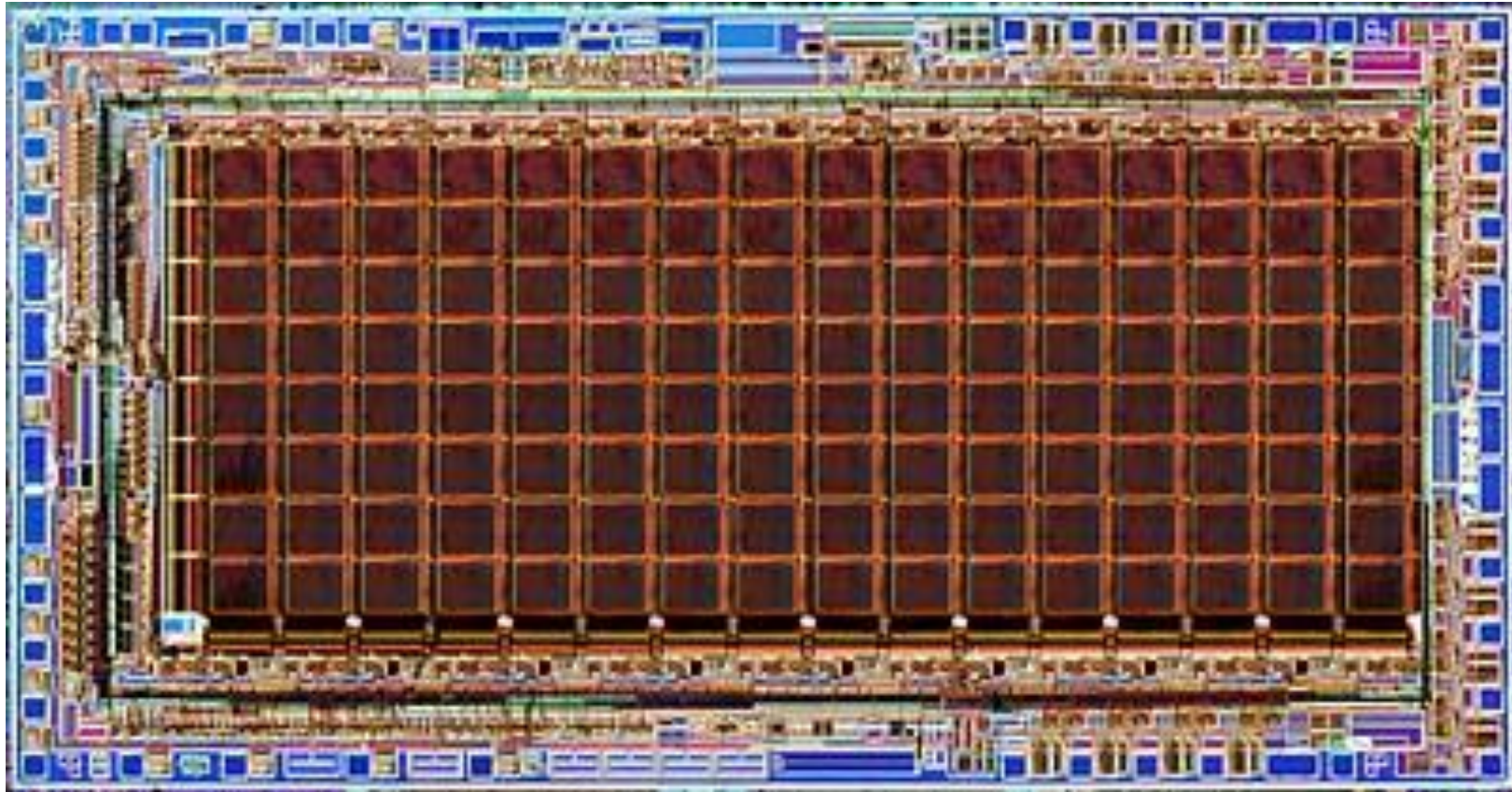
Zasada działania pamięci RAM

- Struktura wewnętrzna pamięci przypomina prostokątną matrycę komórek.
 - Każda komórka składa się z jednego tranzystora i kondensatora i może przechowywać jeden bit informacji (wartość 0 lub 1).
- Aby odnaleźć konkretną komórkę, trzeba znać jej adres, czyli numer wiersza i kolumny.
- Do poszczególnych komórek pamięci można odwoływać się w dowolnej kolejności.

Budowa pamięci RAM



Wygląd pamięci RAM



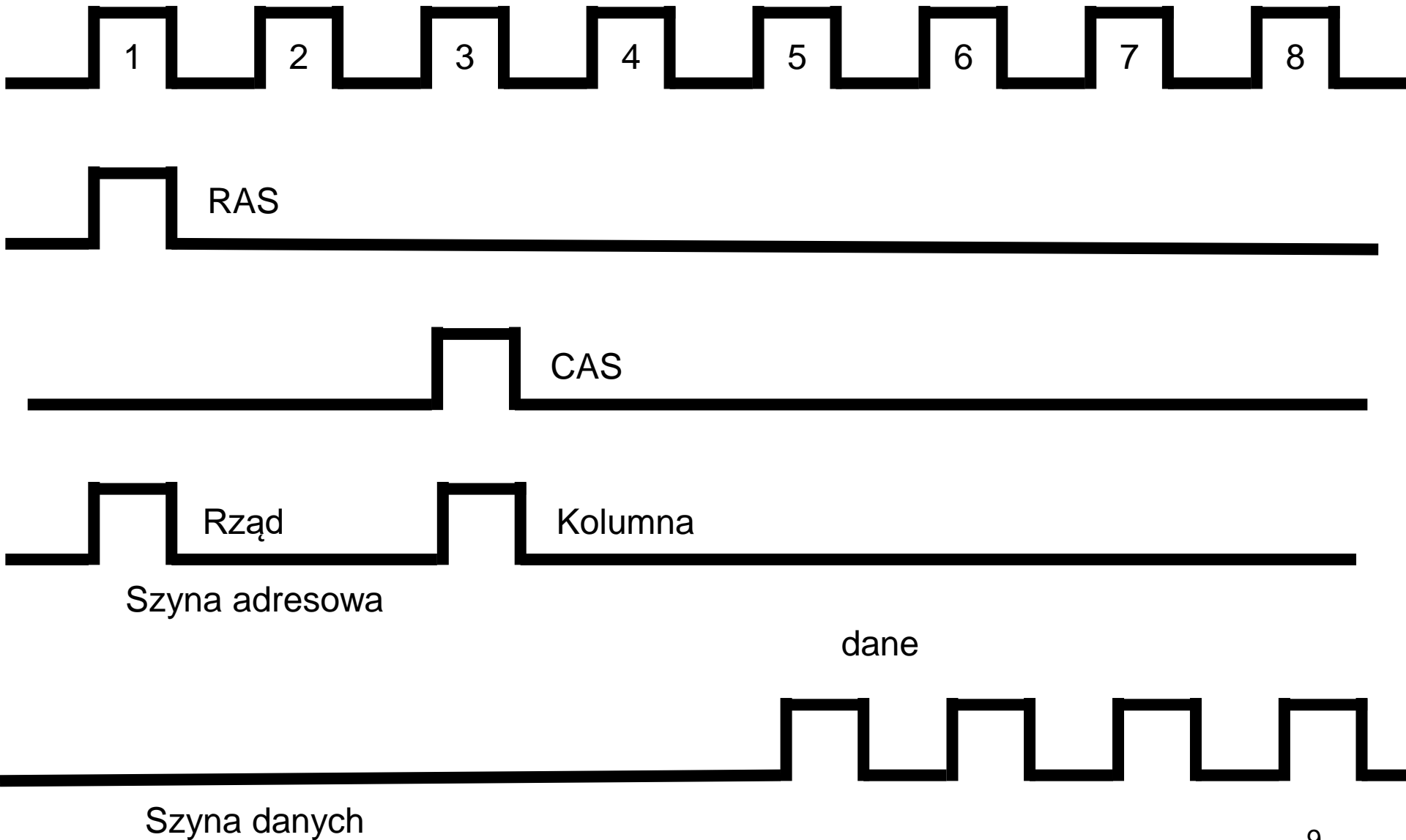
Odwoływanie się do danej komórki pamięci

1. Kontroler pamięci wysyła adres komórki z której potrzebuje danych.
2. Adres wędruje szyną adresową.
3. Dekodery adresu wiersza (rzędu) i kolumny identyfikują adres komórki.
4. Dane z adresu są przesyłane na szynę danych.
5. Szyna danych odsyła je do kontrolera.

Rytm pracy pamięci RAM

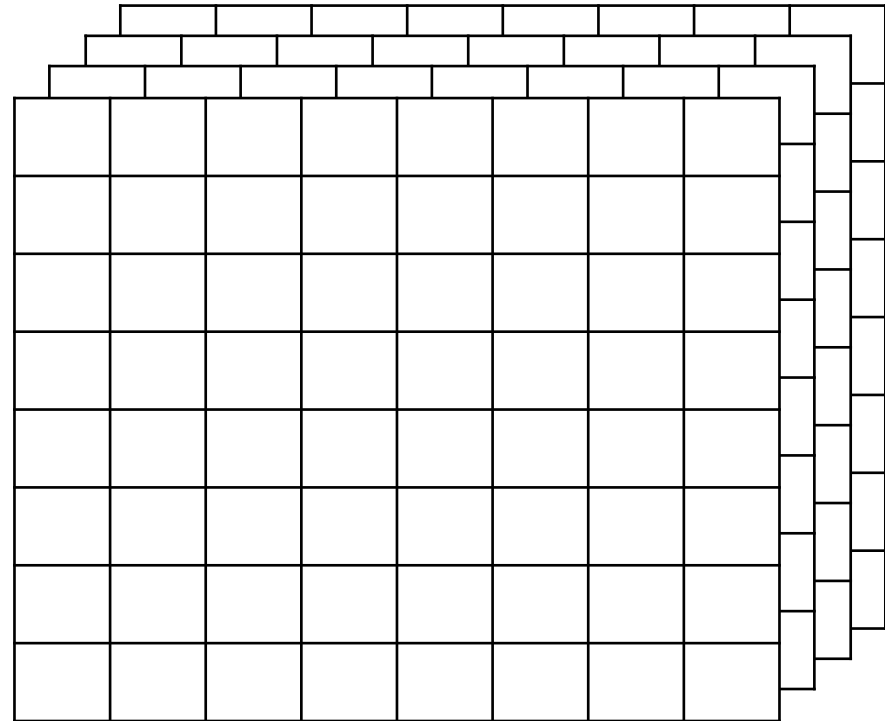
- Rytm pracy pamięci RAM jest wyznaczany specjalnym zegarem.
 - Dla pamięci SDRAM, DDR i RDRAM jest zsynchronizowany z zegarem procesora.
- Sygnałem do działania jest wznoszące się zbocze sygnału zegarowego. W chwili, gdy dane mają być odczytane z pamięci na szynie adresowej, pojawia się informacja
 - Specjalny sygnał (RAS) informuje pamięć, że jest nią adres rzędu matrycy, z którego pochodzić będą dane.
 - Następnie pojawia się sygnał (CAS) informujący, że od tej chwili przekazywany jest już adres kolumny.

Taktowanie pamięci zegarem



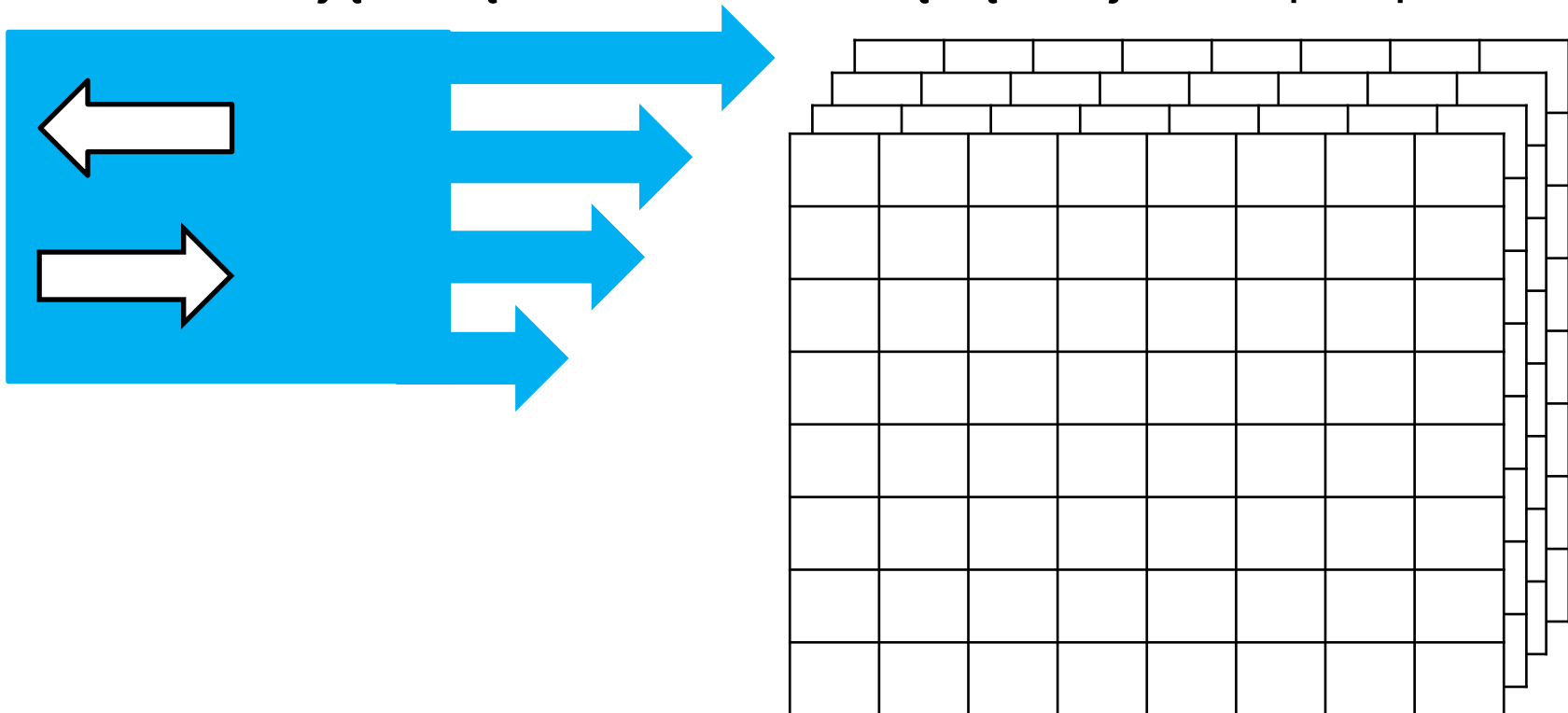
Bank pamięci

- Bankiem pamięci nazywamy zbiór tablic działających razem.
- Urządzenie DRAM może zawierać wiele niezależnych banków.
- Bank jest oznaczany jako xn .
 - Zawiera n tablic w jednym banku
 - Czyta/zapisuje jednorazowo n bitów z tego samego miejsca w każdej tablicy.
- x4 DRAM - by four DRAM,
x8 DRAM - by eight DRAM.



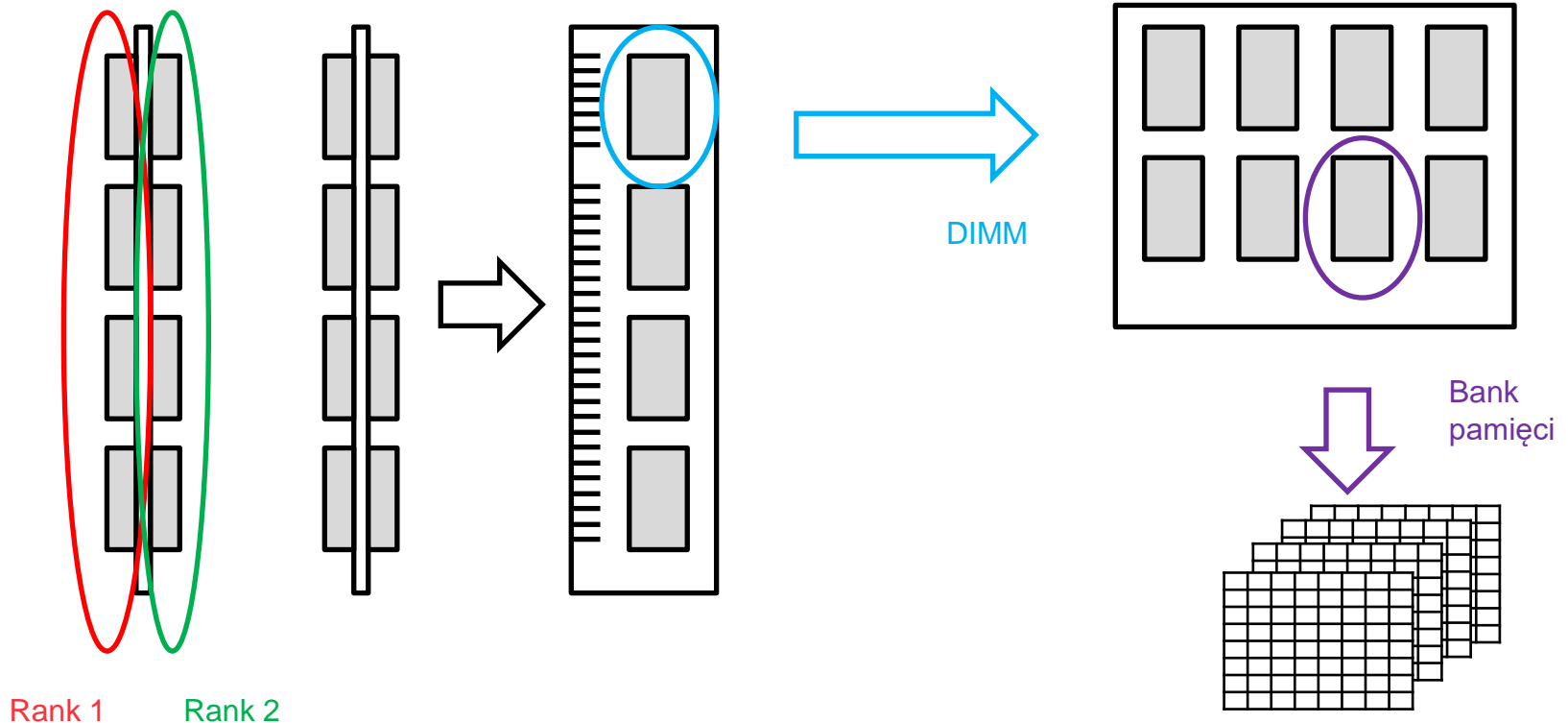
Szybkość pracy banków pamięci

- Banki pamięci pozwalają na przyspieszenie operacji na pamięci RAM.
- Szyna o dużej przepustowości będzie współpracować z wieloma bankami urządzeń o małej przepustowości.
- Mogą pracować współbieżnie. Operacje odczytu/zapisu składające się z kilku kroków będą wzajemnie przeplatane.



Rank

- Rank to zbiór banków pamięci działających zgodnie .
- Termin rank został wprowadzony aby rozróżnić niezależność operacji na poziomie DIMM i w obrębie banku. DIMM zawiera jeden lub więcej ranków.

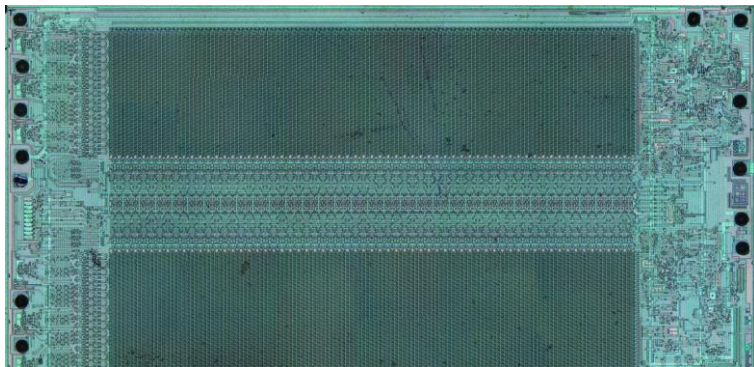
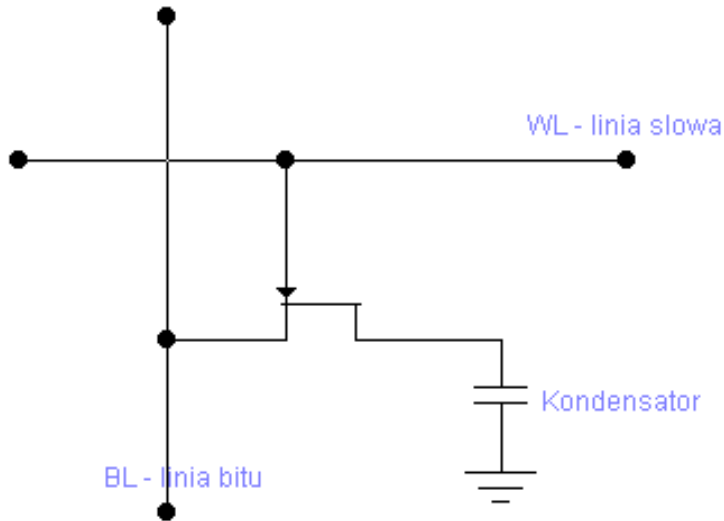


PRZECHOWYWANIE DANYCH

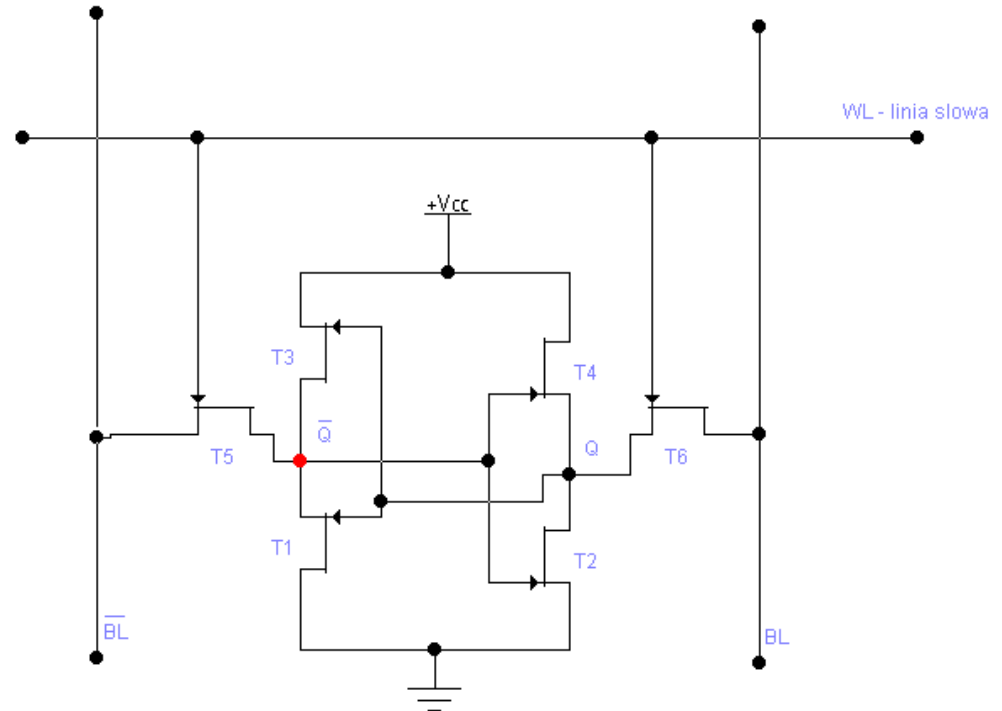
Podział pamięci pod względem przechowywania informacji

- Pamięć dynamiczna – D-RAM (ang. Dynamic Random Access Memory)
 - DRAM ma bardzo prostą konstrukcję. Elementem pamiętającym jest kondensator.
 - Pamięć DRAM bardzo szybko traci swoją zawartość i musi być regularnie odświeżana.
- Pamięć statyczna – S-RAM (ang. Static Random Access Memory)
 - Pamięć S-RAM przechowuje dane tak długo, jak długo włączone jest zasilanie.
 - Każdy bit przechowywany jest w układzie z czterech tranzystorów, które tworzą przerzutnik, oraz z dwóch tranzystorów sterujących. Taka struktura umożliwia szybkie odczytanie bitu i nie wymaga odświeżania.

Pamięć DRAM



Pamięć S-RAM



PARAMETRY PAMIĘCI

Parametry pamięci RAM

Pojemność	Kilkaset MB do kilkadziesiąt GB
Typ pamięci	DDR3, DDR4, DDR5
Format złącza	DIMM (240 lub więcej pinów)
Tryb pracy pamięci	SDR, DDR, QDR
Częstotliwość taktowania	1033 MHz lub więcej
Przepustowość	MB/s
Korekcja błędów ECC	TAK / NIE
Parametry dostępu	CAS Latency (CL) , RAS-to-CAS-Delay (RCD), Row Cycle Time, RP (RAS Precharge), CR (Command Rate)
Radiator	TAK / NIE
Tryb wielokanałowy	TAK: 2 - dual channel,3-triple channel,4-quad channel / NIE
Napięcie pracy	1,5V, 1,2V

Parametry pamięci - pojemność

- Pojemność pamięci
 - Pojemność pamięci to funkcja liczby linii adresowych (n) i wielkości komórki (m);
- $C = \text{ilość komórek pamięci} * \text{ilość bitów w komórce}$
- $C = 2^{\text{ilość linii adresowych}} * \text{ilość bitów w komórce}$

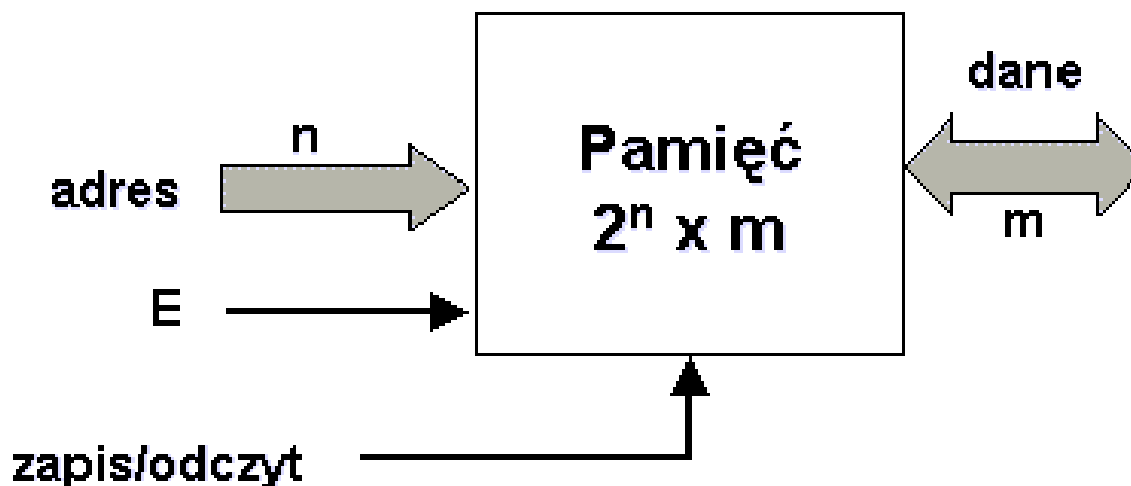
$$C = 2^n * m$$

- Pamięć
 - adresowana za pomocą 10 - liniowej (bitowej) szyny adresowej
 - każda komórka może przechować 8 bitów

$$C = 2^{10} * 8 = 1024 * 8 = 8192 \text{ bity} = 1024 \text{ bajty} = 1 \text{ KB}$$

Zestawienie popularnych wartości

n	m	8	16	32	64
20		1 MB	2 MB	4 MB	8 MB
30		1 GB	2 GB	4 GB	8 GB
32		4 GB	8 GB	16 GB	32 GB
36		64 GB	128 GB	256 GB	512 GB



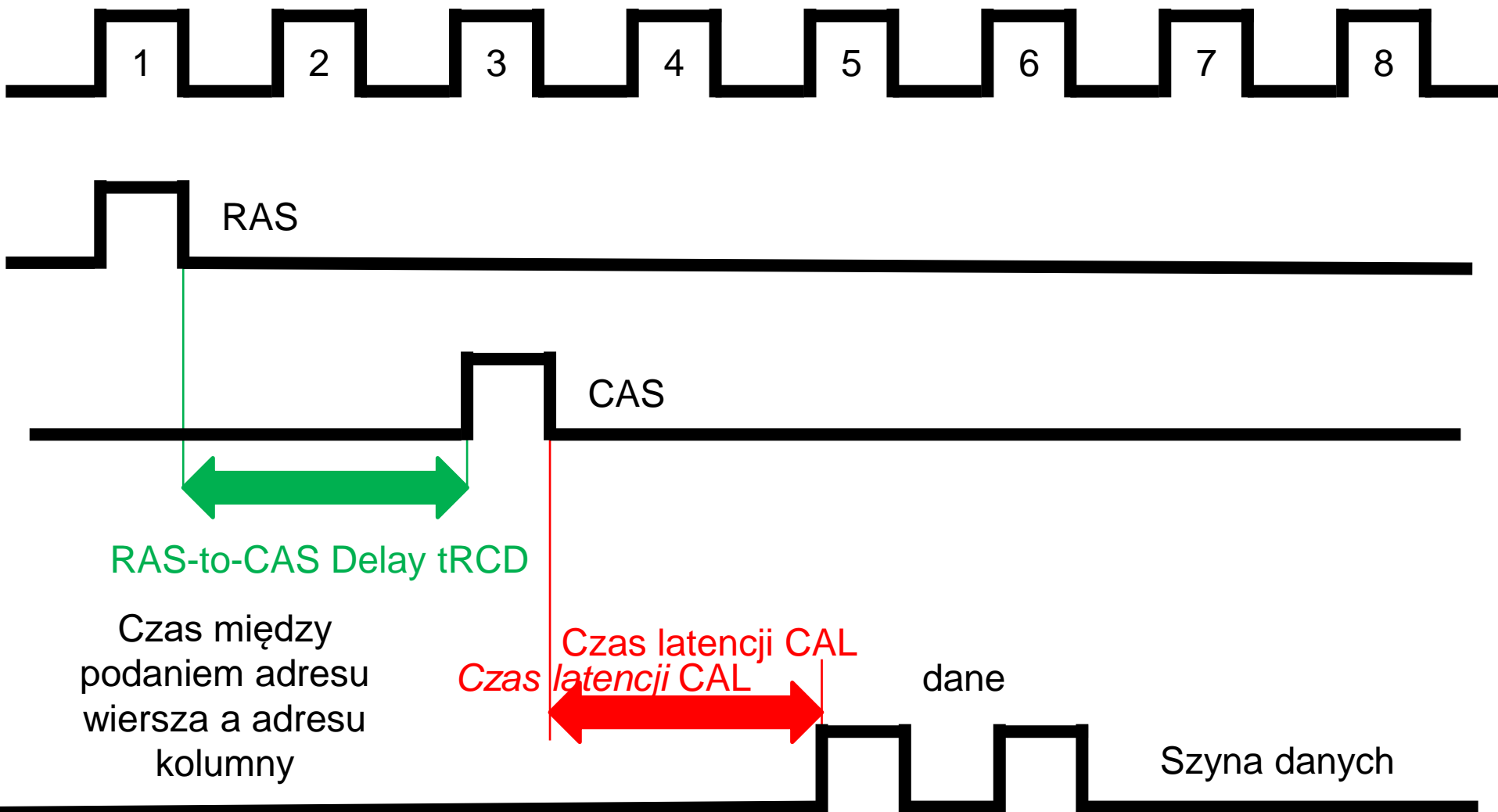
Parametry pamięci – czas dostępu

- Czas dostępu
- Czas od momentu zaadresowania komórki pamięci do uzyskania informacji w niej zapisanej.
 - W tym czasie zanim nie zostanie odczytana informacja, nie można zaadresować następnej komórki.
 - Czasy dostępu współczesnych pamięci DRAM wynoszą kilka nanosekund.
- $t_a = 1/\text{częstotliwość pracy}$
 - Jeśli $f = 166 \text{ MHz}$ to $t_a = 6 \text{ ns}$.

Parametry pamięci

- czas latencji - CAL.
- CAL to opóźnienie podawane w cyklach zegarowych pomiędzy otrzymaniem przez pamięć polecenia odczytu a pojawieniem się na szynie danych pierwszych informacji.
 - SDRAM mają CAS = 3,
 - DDR-SDRAM zaś = 2,5. Droższe moduły mają CAS = 2.
- Krótszy czas latencji to wyższa o kilka procent wydajność komputera.
 - CAL i inne parametry pracy pamięci można ustawić w BIOS-ie.
 - Im niższe będą poszczególne wartości, tym pamięć będzie pracowała wydajniej. Jeśli jednak ustawimy zbyt krótkie opóźnienia, system zacznie pracować niestabilnie.
- Liczba opisująca CAL i czas dostępu podawana jest bez przecinka. Jeżeli jest dwucyfrowa, to drugą cyfrę traktujemy jako część dziesiętną.

Parametry pamięci - opóźnienia



RAS-to-CAS Delay t_{RCD}

Czas między podaniem adresu wiersza a adresu kolumny

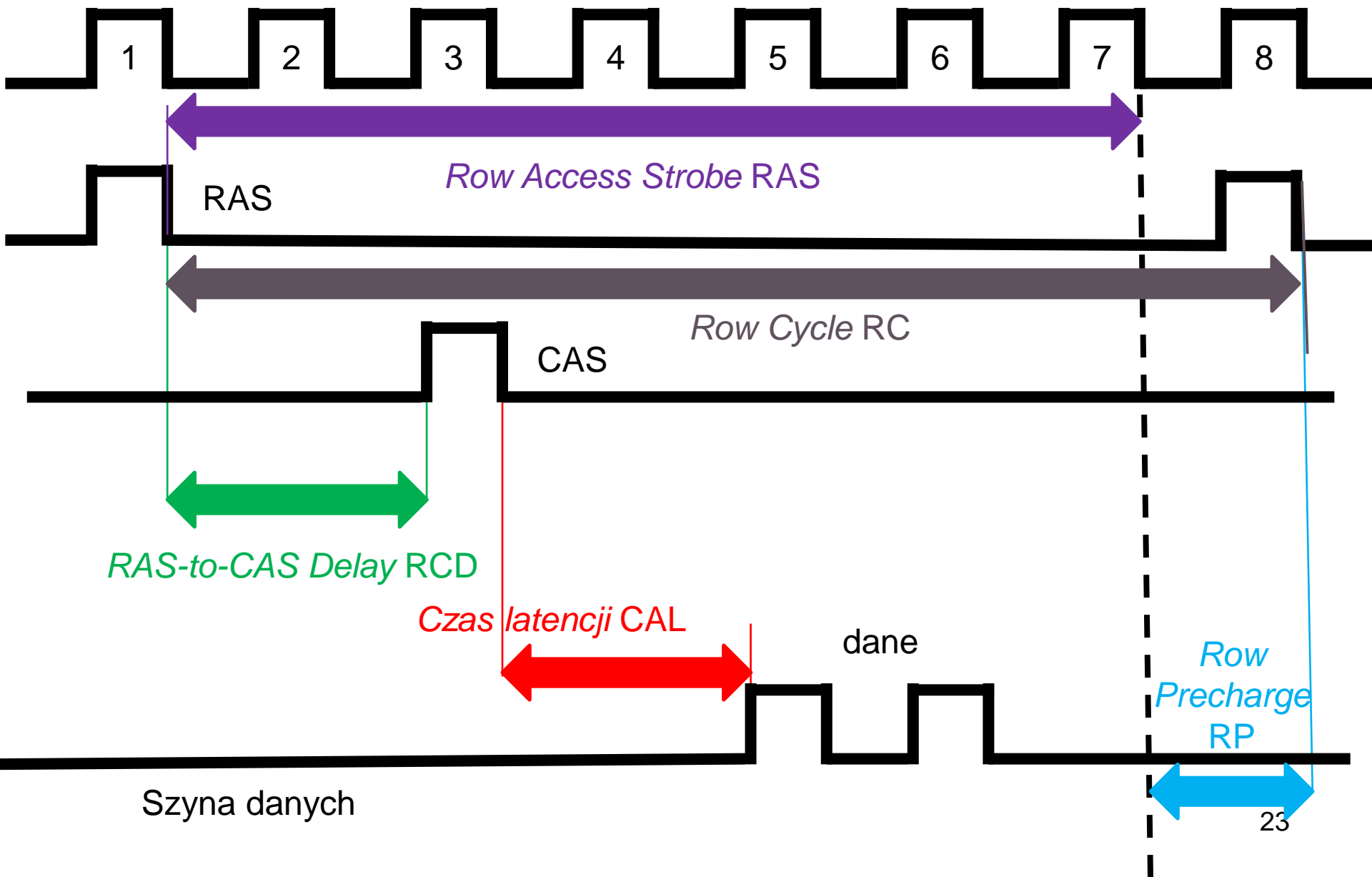
Czas latencji CAL
Czas latencji CAL

dane

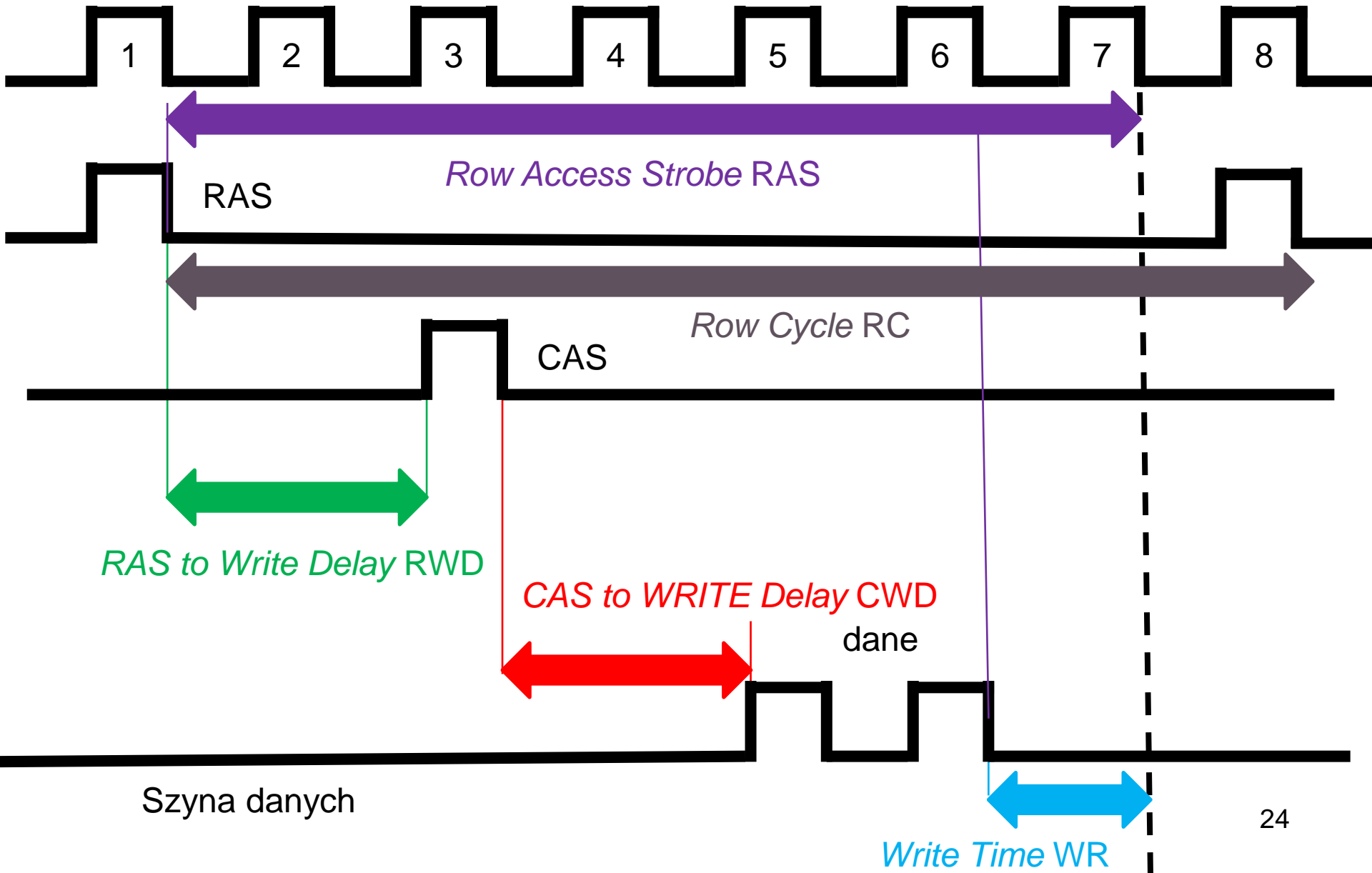
Szyna danych

Czas pomiędzy podaniem adresu kolumny, a pojawieniem się na szynie danych pierwszych informacji

Parametry pamięci - odczyt



Parametry pamięci - zapis



Parametry pamięci

- CL – *CAS Latency* – określa liczbę cykli zegara, jakie upływają od otrzymania adresu kolumny zawierającej żądane dane do wysłania tych danych z modułu pamięci
- RCD – *RAS to CAS Delay* – określa, ile cykli zegara musi odczekać kontroler pamięci po nadaniu adresu wiersza, zanim będzie mógł nadać adres kolumny
- RP – *Row Precharge Time* – określa, ile cykli musi upłynąć po odczytaniu lub zapisaniu danych w wierszu, zanim będzie można aktywować inny wiersz
- RAS – *Row Access Strobe* – określa, ile cykli musi upłynąć od aktywacji wiersza, zanim będzie można nadać komendę zamknięcia tego wiersza.
- RC - *Row Cycle* - Czas między dostęпами do różnych wierszy w banku.
- CR - *Command Rate* – czas jaki upływa pomiędzy poleceniami adresowania dwóch niekoniecznie różnych komórek pamięci.
- RAT - *Row Active Time* – czas jaki upływa od żądania wykonania polecenia aktywacji wiersza aż do jego dezaktywacji.

Parametry pamięci

DRAM Configuration

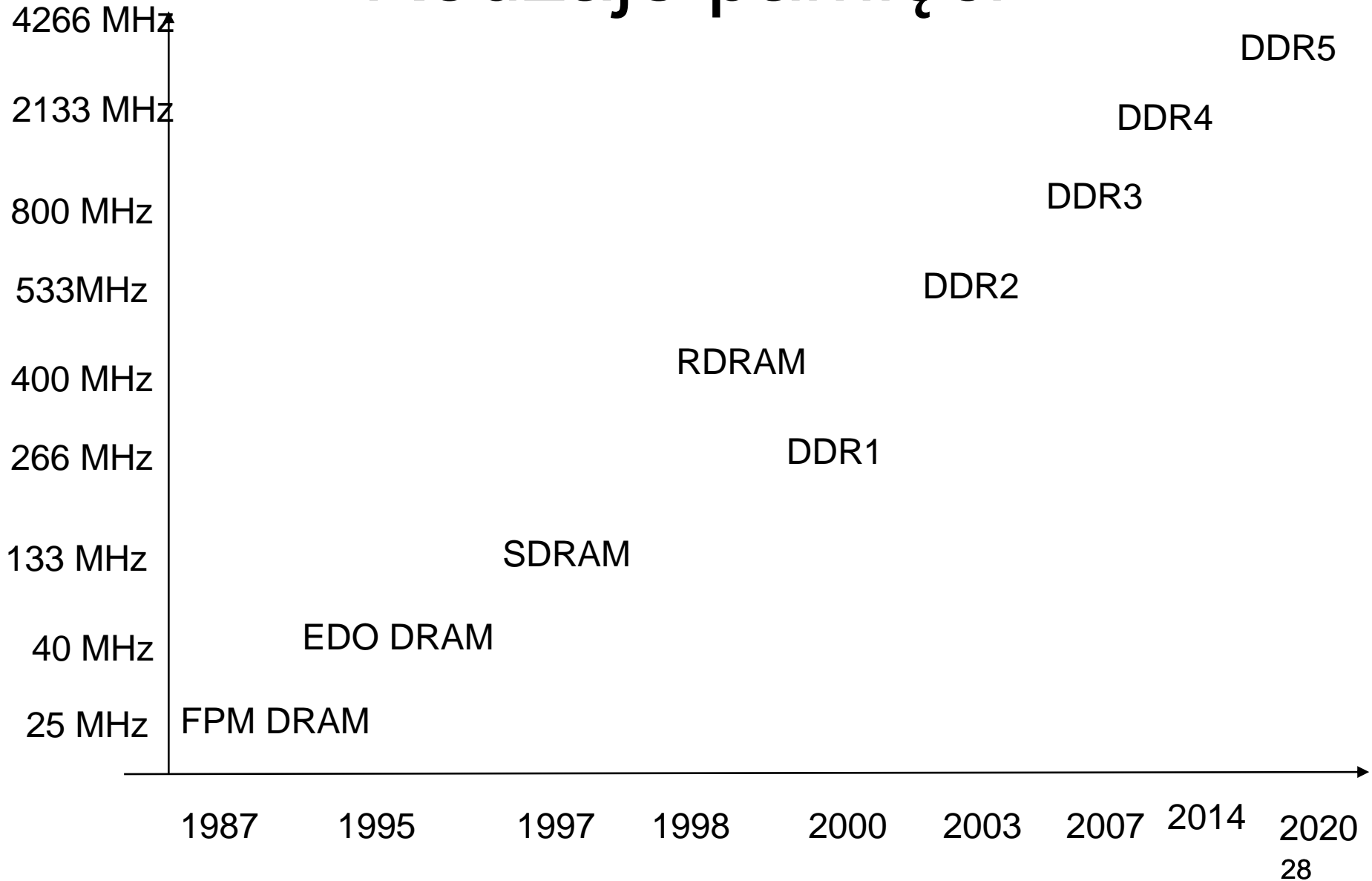
Set Memory Clock	[Manual]
Memory Clock	[DDR 800]
CKE Power Down Mode	[Disable]
CKE Power Down Control	[per Channel]
DDRII Timing Items	[Manual]
CAS# latency	[4T]
1T/2T Command Timing	[1T]
TwTr Command Delay	[3T]
Trfc0 for DIMM1	[105ns]
Trfc2 for DIMM2	[105ns]
Trfc1 for DIMM3	[105ns]
Trfc3 for DIMM4	[105ns]
Write Recovery Time	[4T]
Precharge Time	[2T]
Row Cycle Time	[20T]
RAS to CAS R/W Delay	[4T]
RAS to RAS Delay	[3T]
Row Precharge Time	[4T]
Minimum RAS Active Time	[12T]

Item Help

Menu Level ▶▶

RODZAJE PAMIĘCI

Rodzaje pamięci

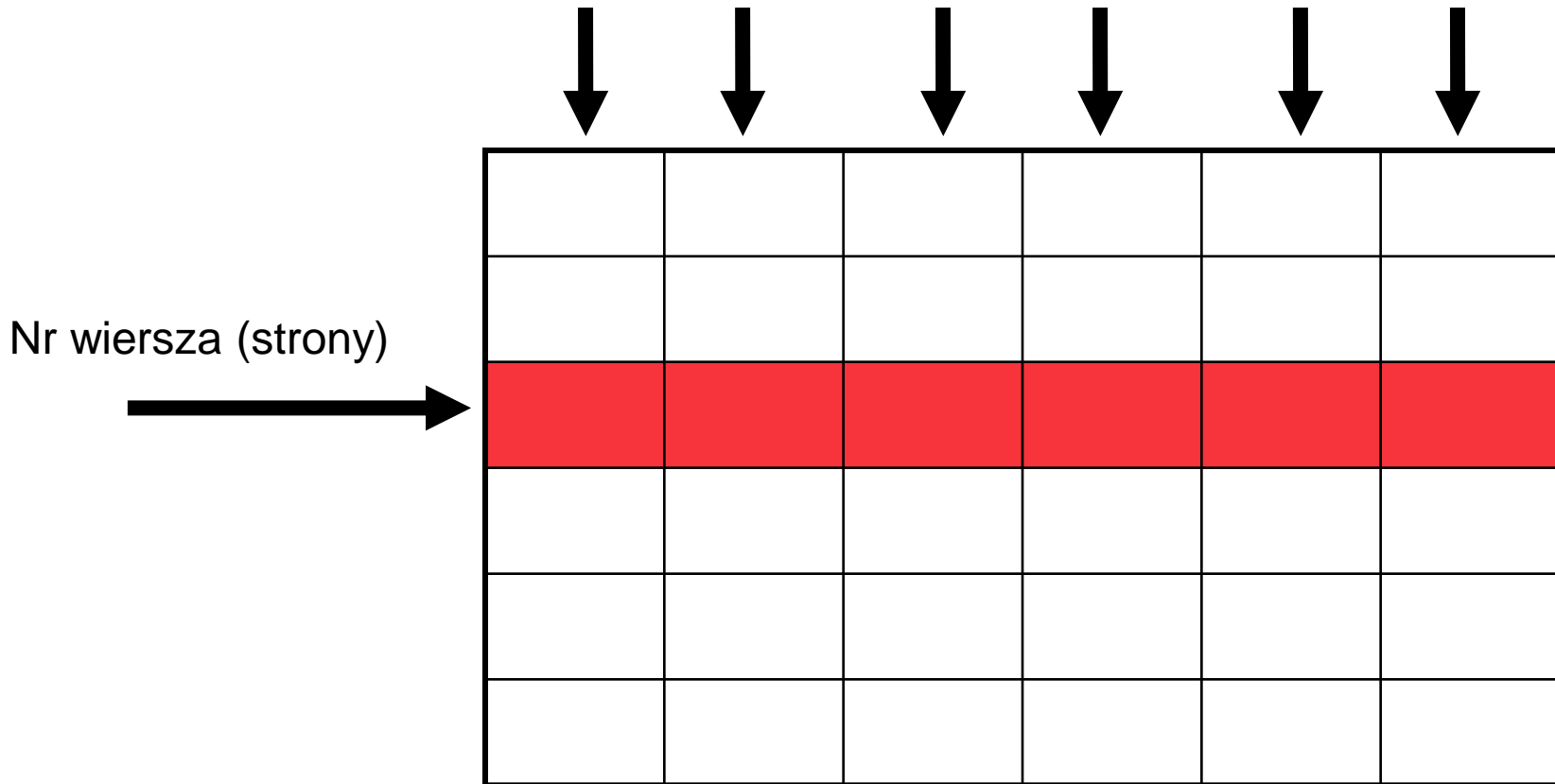


FPM DRAM

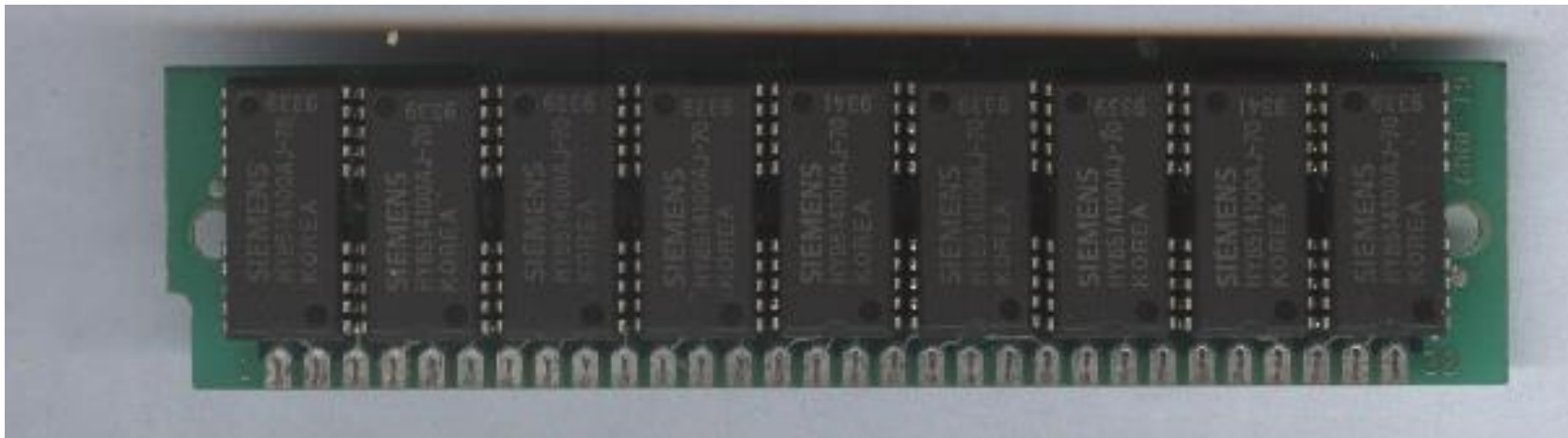
- **FPM DRAM** (ang, Fast Page Mode Dynamic Random Access Memory).
- 32-bitowa pamięć (wersja 64-bitowa była instalowana parami).
- Zaletą FPM był specjalny tryb adresowania komórek pamięci.
 - Nie musiały być już adresowane pojedynczo.
 - Jeden sygnał aktywował cały rząd (tak zwaną stronę) i do wybrania kolejnych komórek wystarczyło zmieniać adres kolumny.

Adresowanie stronami

Odczytywanie kolejnych komórek (kolumn)



Moduł FPRAM w obudowie SIMM



EDO DRAM

- **EDO DRAM** (ang. Extended Data Output)
- Rozdzielono proces odczytu i wyszukiwania adresu wiersza.
- Dane z wybranego rzędu mogły być odczytywane lub zapisywane również podczas wybierania adresu nowego rzędu.
- Oszczędzało to czas wyboru kolumny CAS.
- **BEDO DRAM** pozwalał wybrać jednocześnie adresy 4 wierszy.

Wybieranie nowego adresu

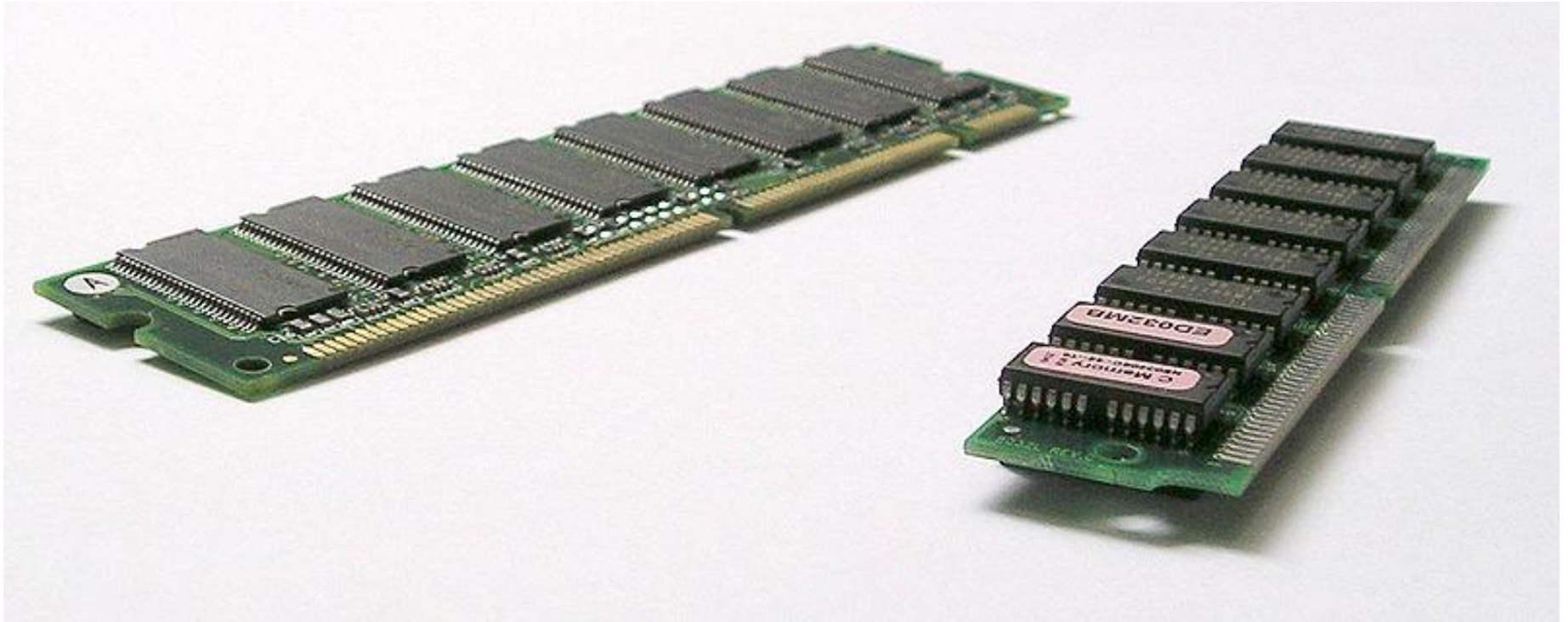
Odczytywanie ostatnich komórek



Wybieranie nowego wiersza



Pamięć EDO w obudowie SIMM



SDRAM

- **SDRAM** (ang. Synchronous DRAM)
- SDRAM pracowała synchronicznie z zegarem taktującym procesor.
- Możliwość pracy w **trybie pakietowym (burst)**. W większości wypadków potrzebne akurat dane zapisane są w kolejnych komórkach. Czas na ustawienie adresu jest tu wymagany tylko do wybrania adresu pierwszej komórki. Komórki o kolejnych adresach mogą co jeden takt zegara odczytywane bez potrzeby wybierania ich pełnego adresu.
- Organizacja pamięci w obrębie jednego modułu w kilka **banków** (zazwyczaj cztery). Gdy jeden bank jest zajęty jakąś operacją (zapis, odczyt, odświeżanie), komputer nie musi czekać na jego ponowne przygotowanie do wykorzystania - dane można zapisać w innym banku.

Tryb pakietowy

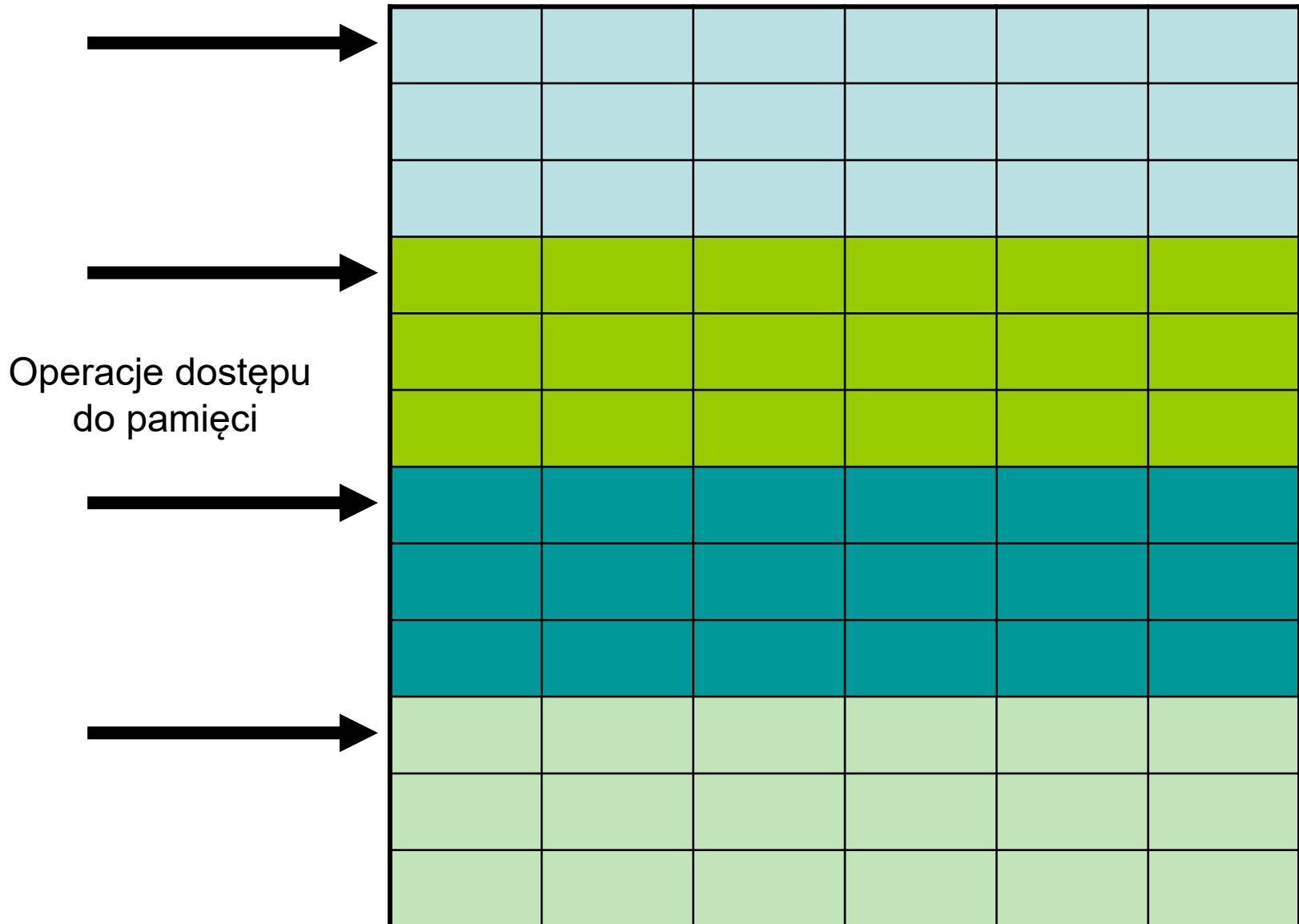
Odczytywanie pierwszej kolumny



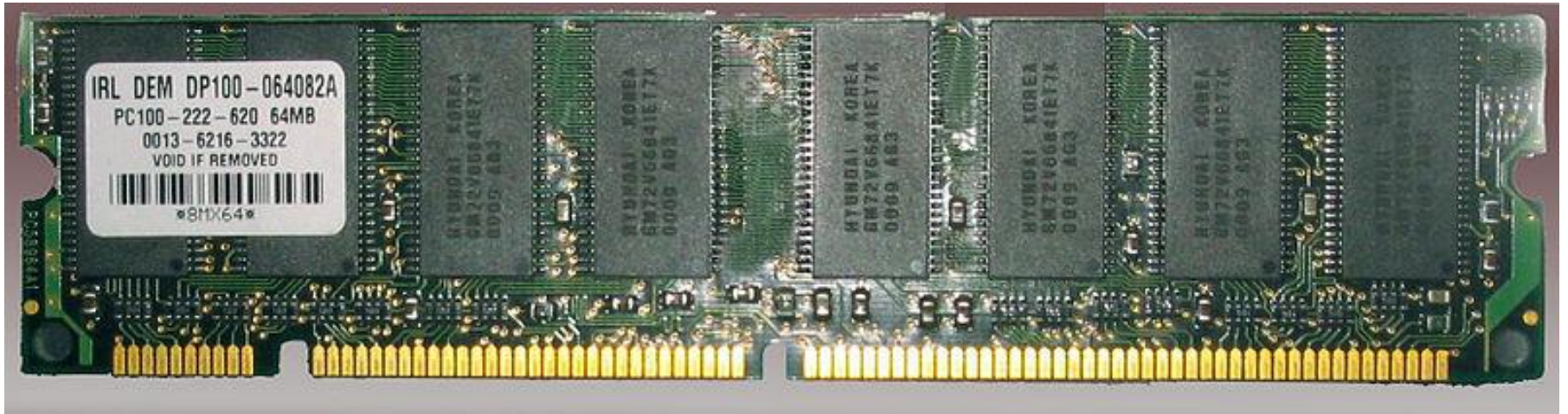
Pierwszy wiersz



Banki pamięci



Pamięć SDRAM w module DIMM



RDRAM

- **RDRAM** (ang. Rambus DRAM)
- 16 (potem 32) bitowa pamięć zaprojektowana przez firmę Rambus (w 1999) specjalnie dla Pentium 4.
- Sposób montażu
 - Moduły 16-bitowe pamięci RIMM na płytach głównych muszą być montowane w parach.
 - Moduły 32-bitowe można instalować pojedynczo.
 - Każde niewykorzystane gniazdo pamięci na płycie głównej musi być zamknięte specjalną zaślepką.
- Każdy układ scalony wchodzący w skład modułu RDRAM może zawierać do 32 banków. Połowa z nich jest zawsze przygotowana do pracy. Dzięki tak dużej liczbie otwartych banków możliwa jest praca z bardzo wysokimi częstotliwościami (400, 533 MHz)
- Prędkości te mogą być podwajane jak dla pamięci DDR.

Rodzaje RIMM

160-pinowe	SO-RIMM
184-pinowe	RIMM 16-bitowe
232-pinowa	RIMM 32-bitowe
326-pinowa	RIMM 64-bitowe

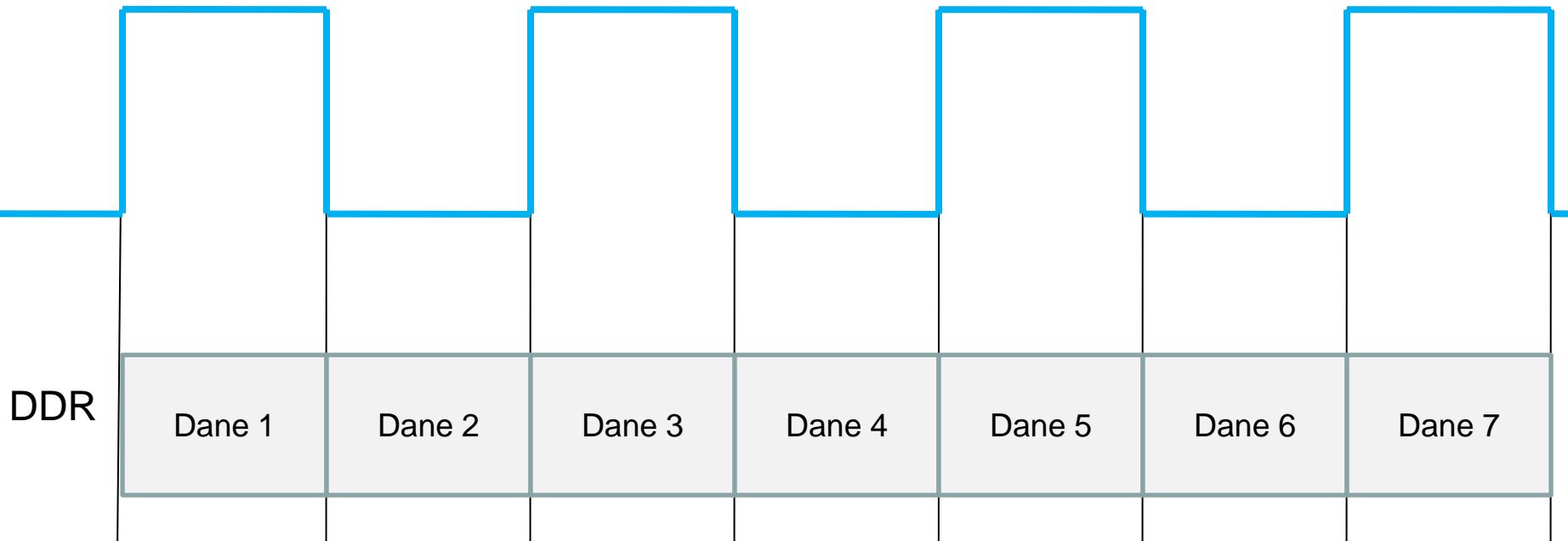


Specyfikacja modułów

Oznaczenie	Ilość bitów magistrali	Kanały	Częstotliwość zegara (MHz)	Pasmo (MB/s)
PC600	16	pojedynczy	266	1066
PC700	16	pojedynczy	355	1420
PC800	16	pojedynczy	400	1600
PC1066 (RIMM 2100)	16	pojedynczy	533	2133
PC1200 (RIMM 2400)	16	pojedynczy	600	2400
RIMM 3200	32	podwójny	400	3200
RIMM 4200	32	podwójny	533	4200
RIMM 4800	32	podwójny	600	4800
RIMM 6400	32	podwójny	800	6400

DDR

Zegar



- **DDR-SDRAM** (ang. Double Data Rate SDRAM)
- Pamięć pracuje przy rosnącym i opadającym zboczu sygnału sterującego.
 - Przy tej samej częstotliwości zegara wykonywane jest dwa razy więcej operacji.

DDR 1

- **DDR-SDRAM** (ang. Double Data Rate SDRAM)
- Pamięć pracuje przy rosnącym i opadającym zboczu sygnału sterującego.
 - Przy tej samej częstotliwości zegara wykonywane jest dwa razy więcej operacji.
- Kości zasilane są napięciem 2,5 V a nie 3,3 V, co wraz ze zmniejszeniem pojemności wewnętrznych układów pamięci zmniejsza pobór mocy.
- Czas dostępu do danych znajdujących się w pamięci RAM w najnowszych pamięciach DDR-SDRAM wynosi < 4 ns.

Pierwsze kości DDR1

- W lutym 1999 roku Samsung wypuścił pierwsze kości pamięci SDRAM z opcją SDR/DDR.
- Pracowały z taktowaniem 100 MHz (SDR) i 133 MHz (DDR).
- Zasilane były napięciem 2,5V i pobierały w stanie aktywnym 7 W
- Miały wielkość 128 Mb
- Dyrektor zarządzający Soo-in Cho z Samsung Electronics DRAM Design Laboratory, „Mamy kompletne środowisko do produkcji pamięci należącej do nowej generacji produktów jak DDR SDRAM, Rambus DRAM and PC133 SDRAM. Jesteśmy w stanie szybko podjąć ich masową produkcję.”



Cho Soo-in
Samsung Mobile Display CEO

DDR2

- Pamięć DDR2 wykorzystuje do przesyłania danych wznoszące i opadające zbocze sygnału zegarowego. DDR2 przesyła 4 bity w ciągu jednego taktu zegara (DDR tylko 2).
- Pamięć DDR2 charakteryzuje się wyższą efektywną częstotliwością taktowania (533, 667, 800, 1066 MHz) oraz niższym poborem prądu.
- Moduły pamięci DDR2 nie są kompatybilne z modułami DDR.
 - Moduły zasilane są napięciem 1,8 V, zamiast 2,5 V.
 - Liczba pinów została zwiększona ze 184 do 240.
 - Wycięcia w płytce pamięci umieszczone są w różnych miejscach, w celu zapobiegnięcia podłączenia niewłaściwych modułów.
- Układy terminujące zostały przeniesione z płyty głównej do wnętrza pamięci (ang. ODT, *On Die Termination*). Zapobiega to powstaniu błędów wskutek transmisji odbitych sygnałów.
- Podwojona prędkość układu wejścia/wyjścia (I/O) pozwala na obniżenie prędkości całego modułu bez zmniejszania jego przepustowości.

DDR3

- Pamięć DDR3 wykorzystuje do przesyłania danych wznoszące i opadające zbocze sygnału zegarowego. DDR3 przesyła 8 bity w ciągu jednego taktu zegara.
- Pamięć DDR3 wykonana jest w technologii 90 nm, która umożliwia zastosowanie niższego napięcia (1,5 V w porównaniu z 1,8 V dla DDR2 i 2,5 V dla DDR).
 - większa przepustowość przy niższym napięciu
 - mniejszy pobór prądu o 40%
 - koszt pamięci DDR3 jest niższy od pamięci DDR2 o około 63%.
- Pamięci DDR3 nie są kompatybilne z DDR i DDR2.
 - Posiadają przesunięte wcięcie w prawą stronę w stosunku do DDR2.

DDR4

- DDR4 są zdecydowanie szybsze niż obecne produkty i mają charakteryzować się częstotliwością pracy od 2133 MHz do 4266 MHz przy napięciu od 1,1 do 1,2 V
- Oprócz większej wydajności nowe DDR4 mają całkowicie nową budowę, a stosowane obecnie połączenie wielogałęziowe zostanie zastąpione przez model typu punkt-punkt.
- Zmniejszeniu uległ proces technologiczny, w którym będą one wykonane – dzisiaj mówi się o 32 lub 36 nm (DDR3 wytwarzano w 90 nm).
- Kości 288 pinowe

Pierwsze kości pamięci DDR4

- W styczniu 2011 roku Samsung wypuścił pierwsze kości DDR4.
- Miały 2 GB i zostały wyprodukowane w technologii 30nm.



DDR5

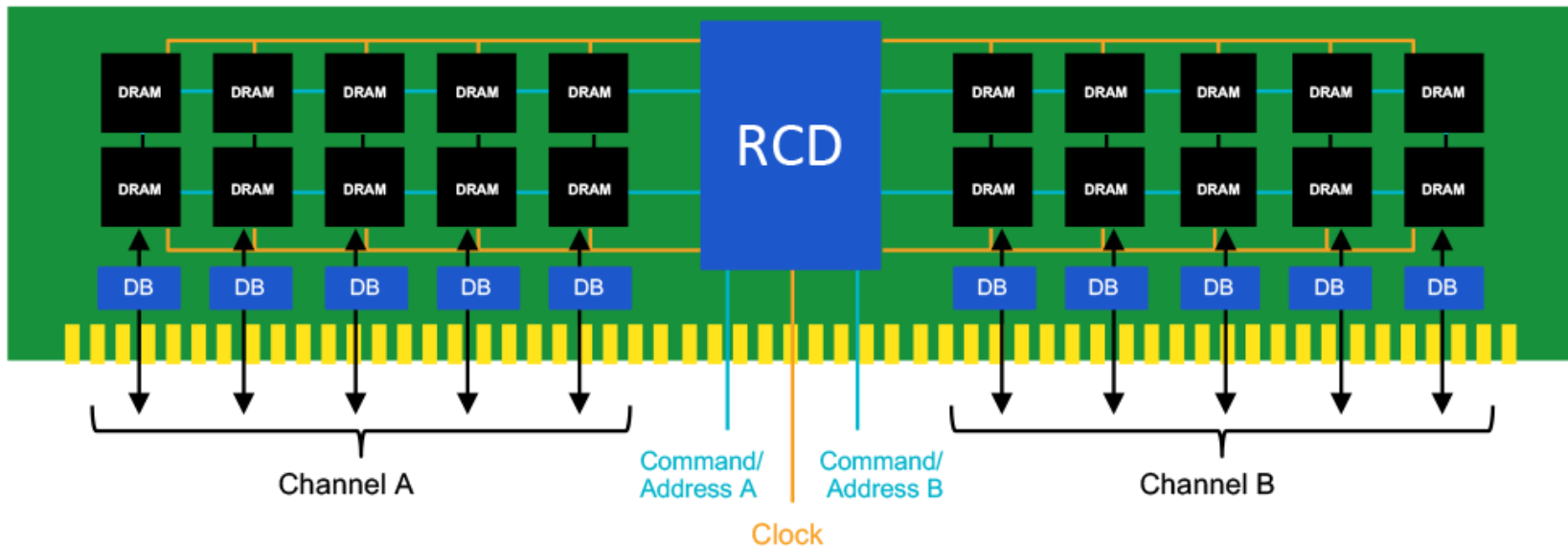
- Planowana od 2020 roku nowa generacja pamięci RAM.
- Kość na 288 pinów (zgodny fizycznie z DDR4)
- Klucz napięciowy w innym miejscu
- Napięcie zasilania 1,1 V
 - Moduł zarządzania zasilaniem znajduje się wewnątrz RAM
- Przepustowość 4800 - 5600 Mb/s
 - Wyższa nawet 1,8-krotnie względem DDR4
- Częstotliwość zegara taktującego 1,6 do 3,2 GHz
- Wielkość kości pamięci 8 GB - 32 GB (do 256 GB)
- Proces technologiczny 10 nm i mniej

Rozwiązania DDR5

- Wykorzystanie 32 banków (podzielonych na 8 grup)
- Długość pakietu (Burst Length) zostanie podwojona z 8 do 16 bajtów (BL8 → BL16).
- Same Bank Refresh
 - Umożliwi wykonywanie innych operacji w trakcie odświeżania pamięci.
- System korekcji błędów (ECC) wewnątrz układu
 - Może skorygować nawet 1-bitowe błędy
 - Takie rozwiązanie pozwoli poprawić niezawodność pamięci nawet 20-krotnie.
- Dzięki zastosowaniu technologii TSV (through-silicon via), możliwe będzie tworzenie modułów o pojemności do 256 GB.

Dwukanałowe moduły pamięci

- Dwukanałowe moduły zwiększą prędkość przesyłu danych 2-krotnie.
- Każdy z kanałów posiada 40-bitową linię danych (32 bity danych + 8 bitów ECC)
 - 2 x 32 bity zamiast 64 bitów



DDR4 and DDR5 LRDIMM Comparison

Both DIMMs have 288 pins (no change from DDR4 to DDR5)

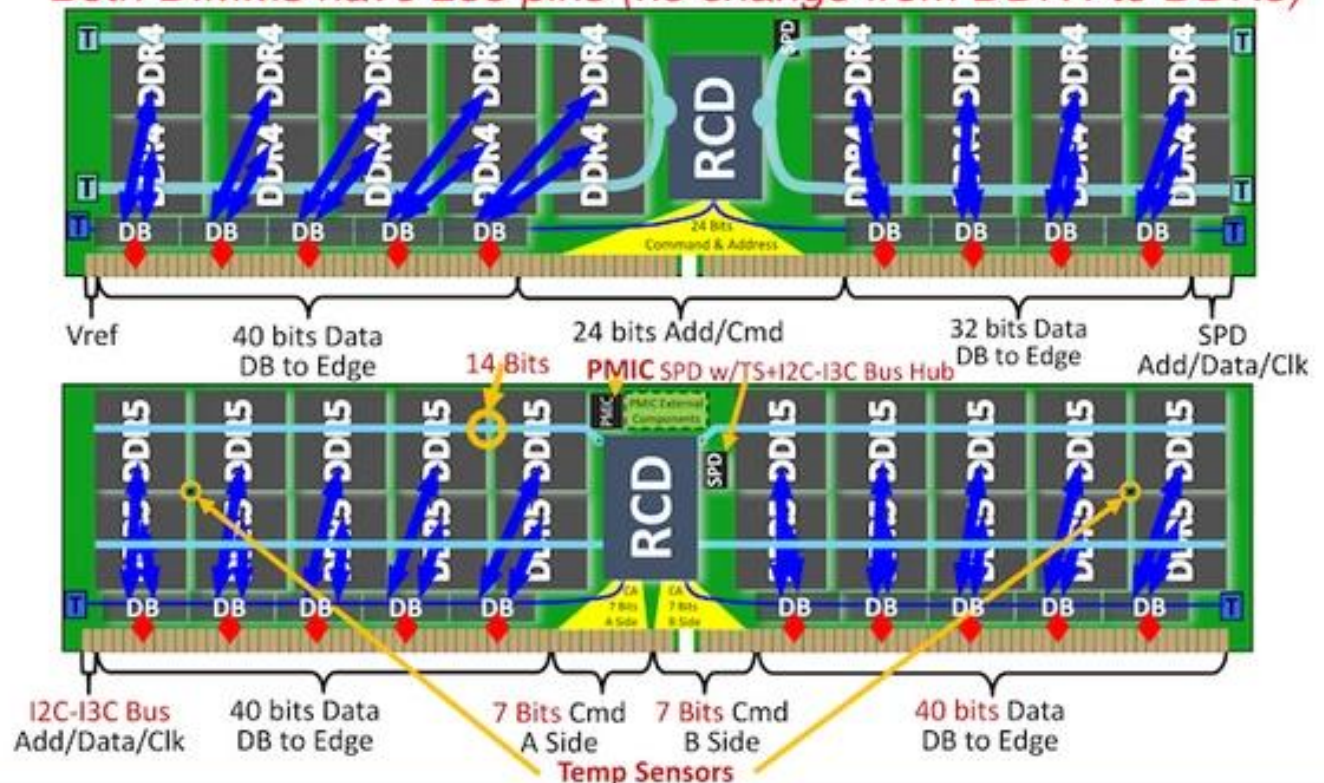
LRDIMM has been the Density leader for DDR4 Data Center Servers

DDR5 improves CA
PMIC improves power

Performance Advantage for LRDIMM is:

- Trace length from connector to the DB
- Always 1 Data load

x4 & x8 DRAM

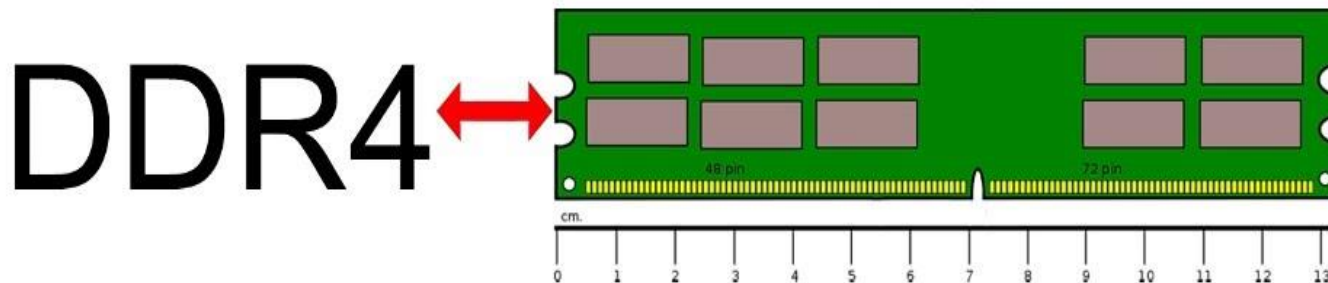
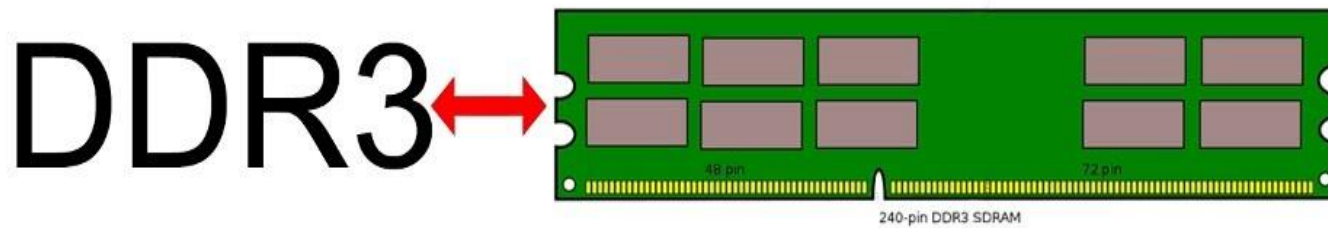
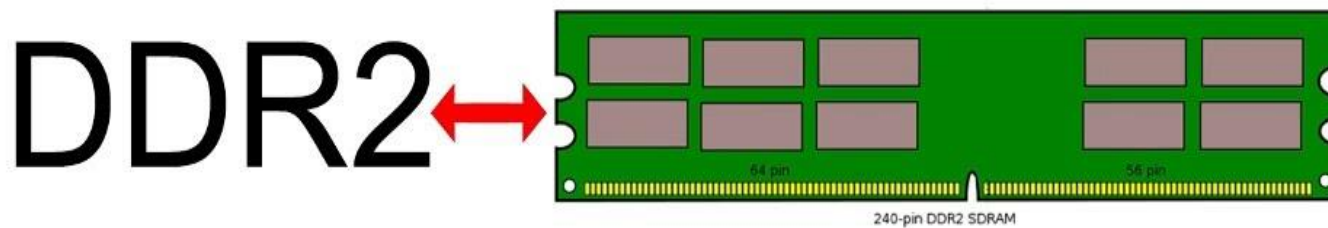
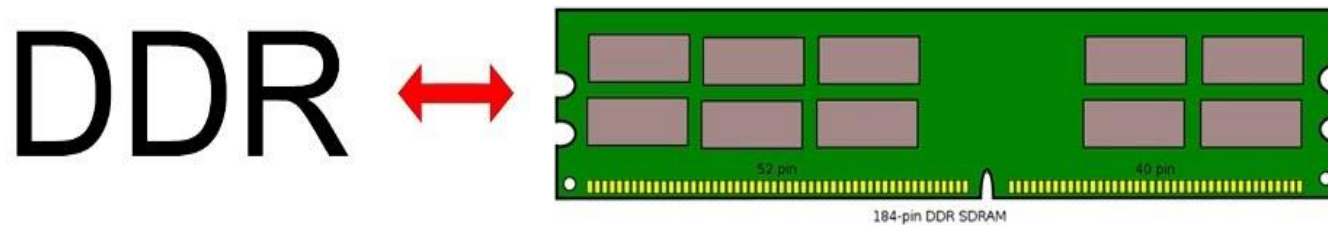


Pierwsze kości DDR5

- W październiku 2020 roku firma SK Hynix wprowadziła pierwsze kości DDR5
- Mają pojemność 16GB, przepustowość 5200 MB/s
- Pierwsze procesory obsługujące DR5 to Intel Alder Lake-S (rok 2021 lub 2022) i AMD Ryzen 5000 (2022)



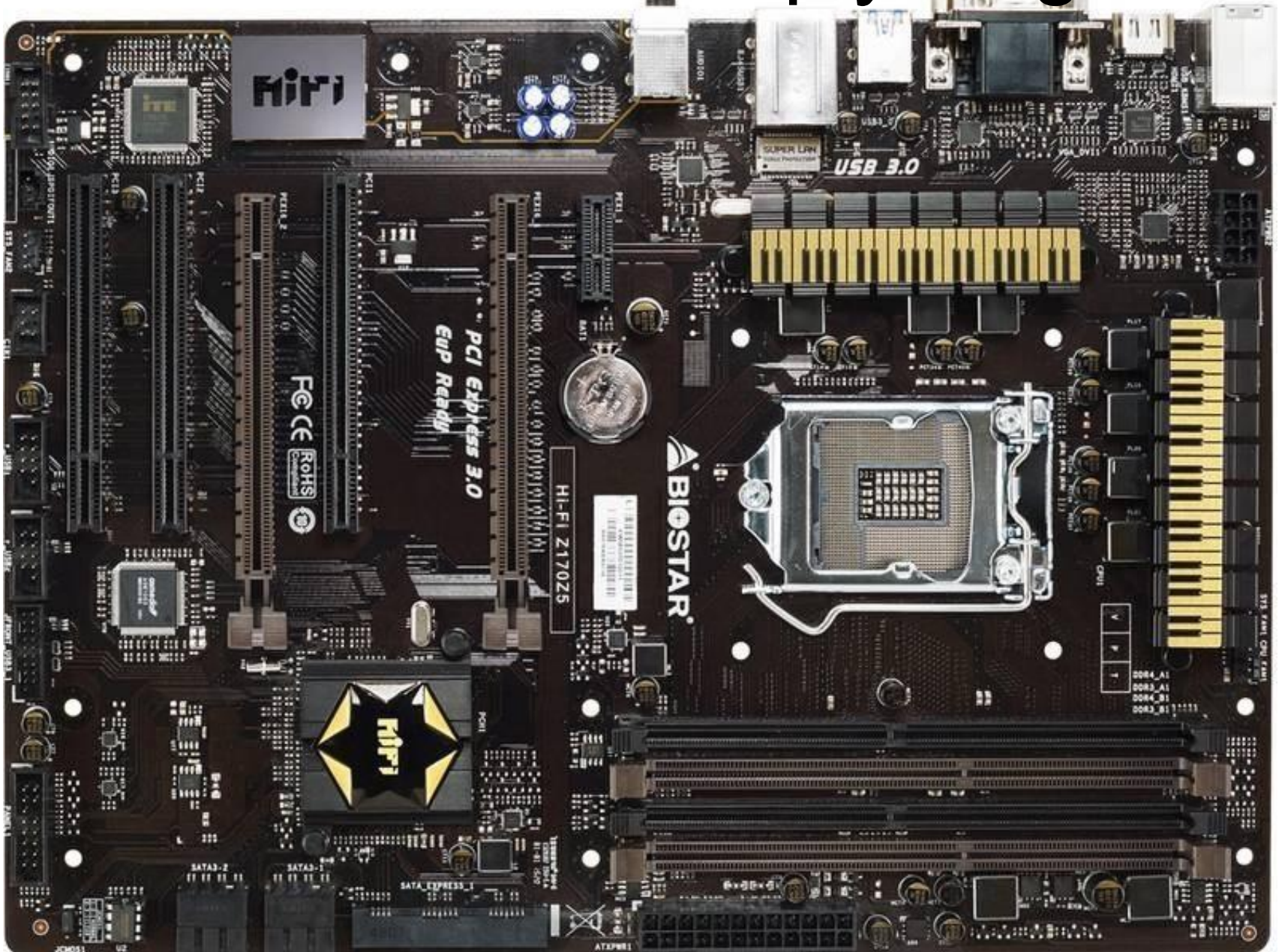
Porównanie kości pamięci DDR



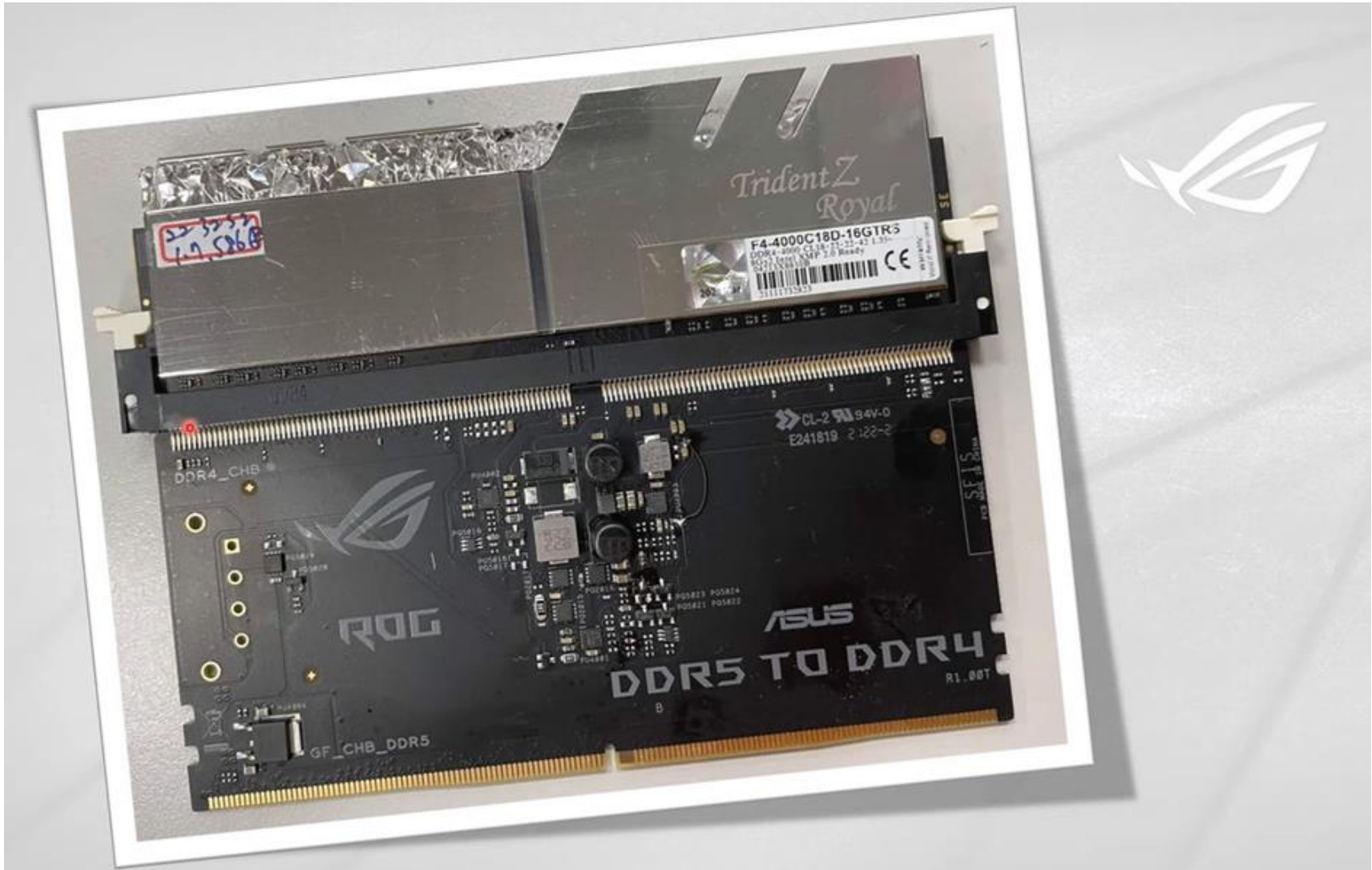
DDR1 i DDR2 na płycie głównej



DDR3 i DDR4 na płycie głównej



Adapter pamięci DDR5→DDR4



Napięcia zasilające

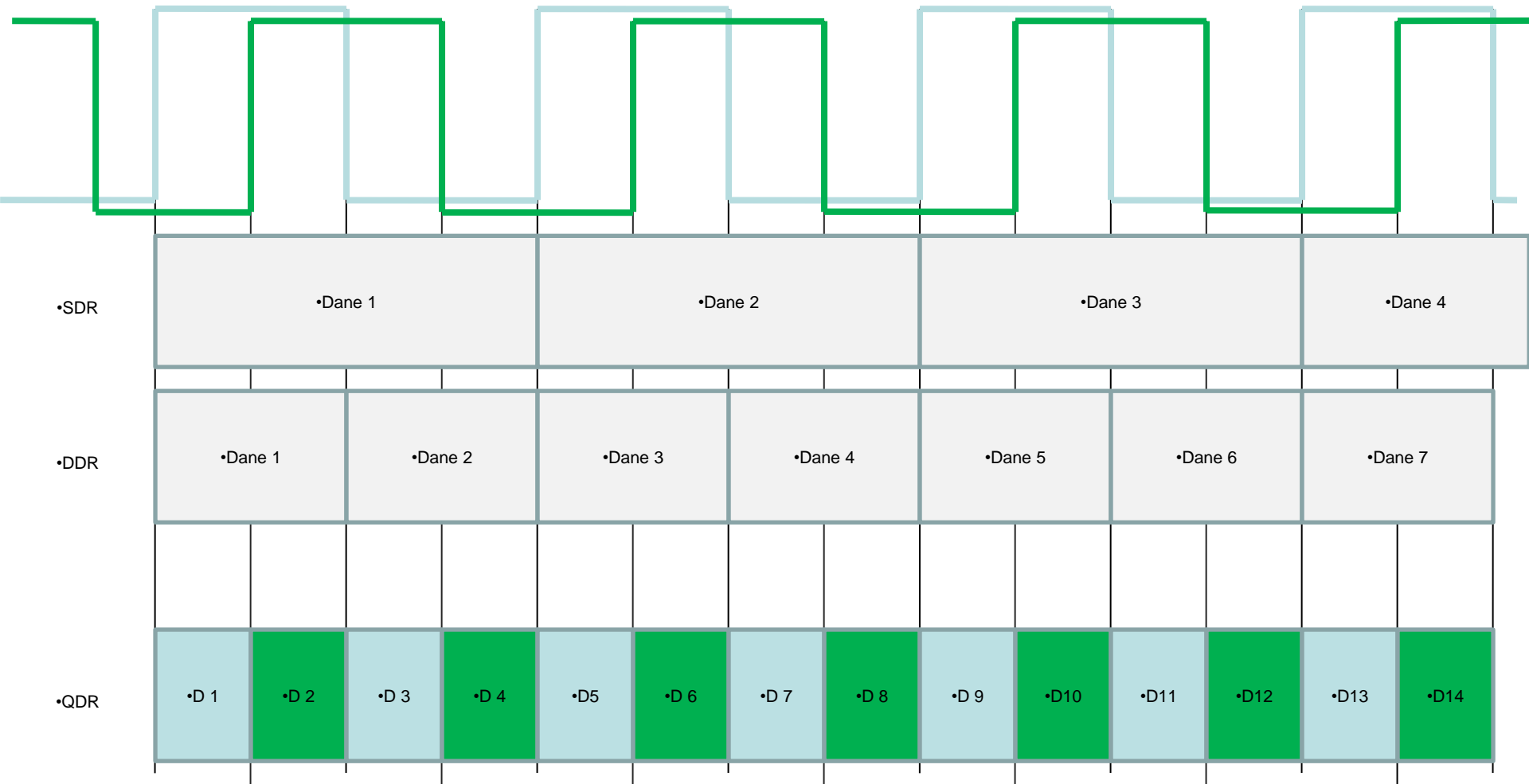
- DDR1 – 2,5V
- DDR2 – 1,8V
- DDR3 – 1,5V
- DDR4 – 1,2V
- DDR5 – 1,1V

Tryby pracy pamięci RAM

- SDR- single data rate
- DDR – double data rate
- QDR – quad data rate

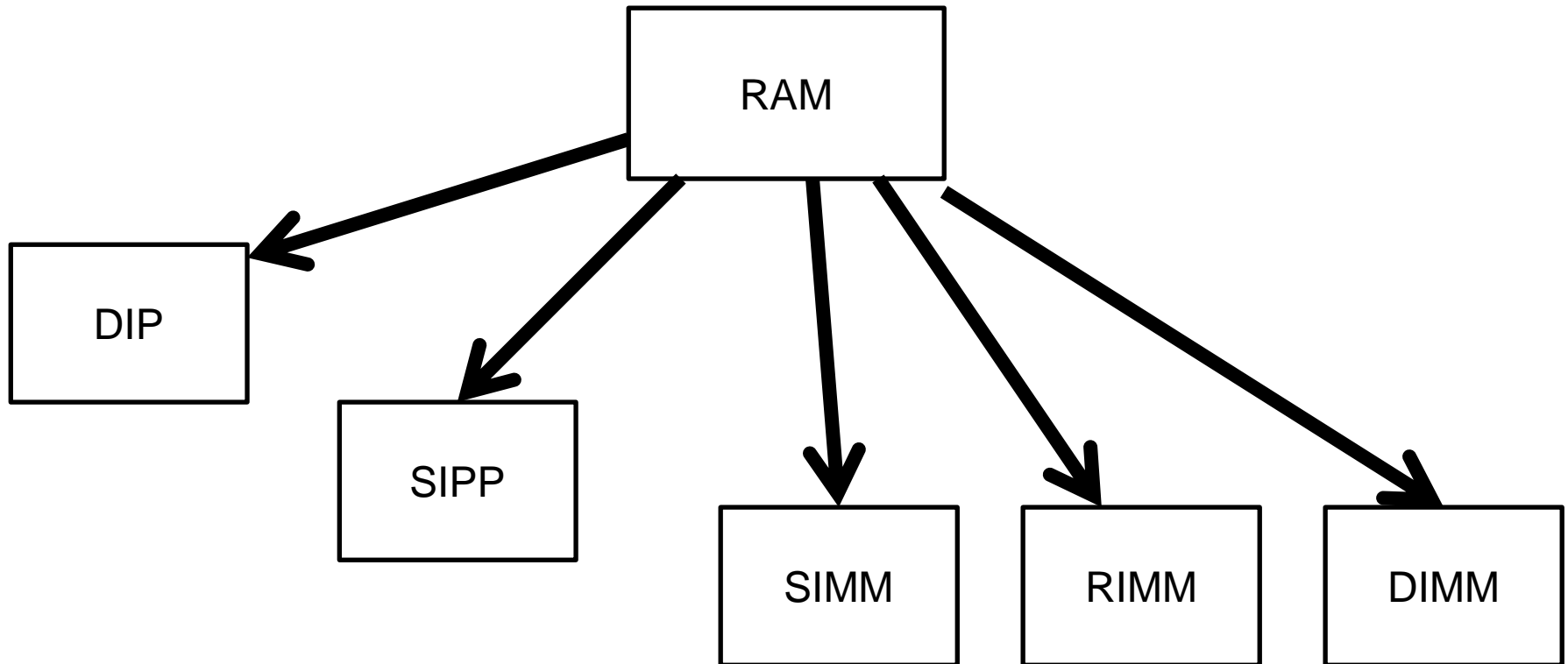
SDR, DDR, QDR

•Zegar1, Zegar 2



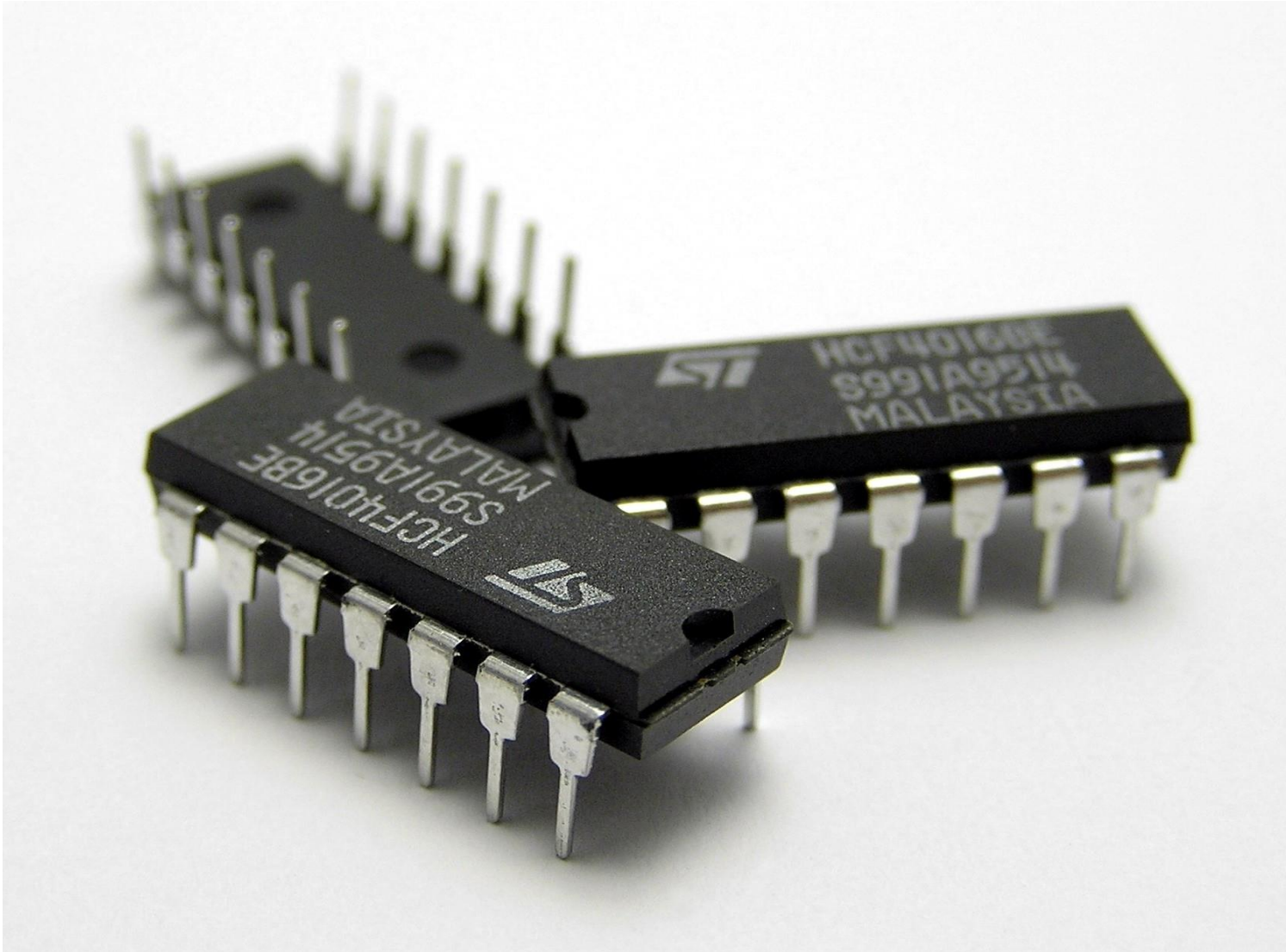
PODZIAŁ PAMIĘCI POD WZGLĘDEM KSZTAŁTU OBUDOWY

Podział pamięci pod względem kształtu obudowy

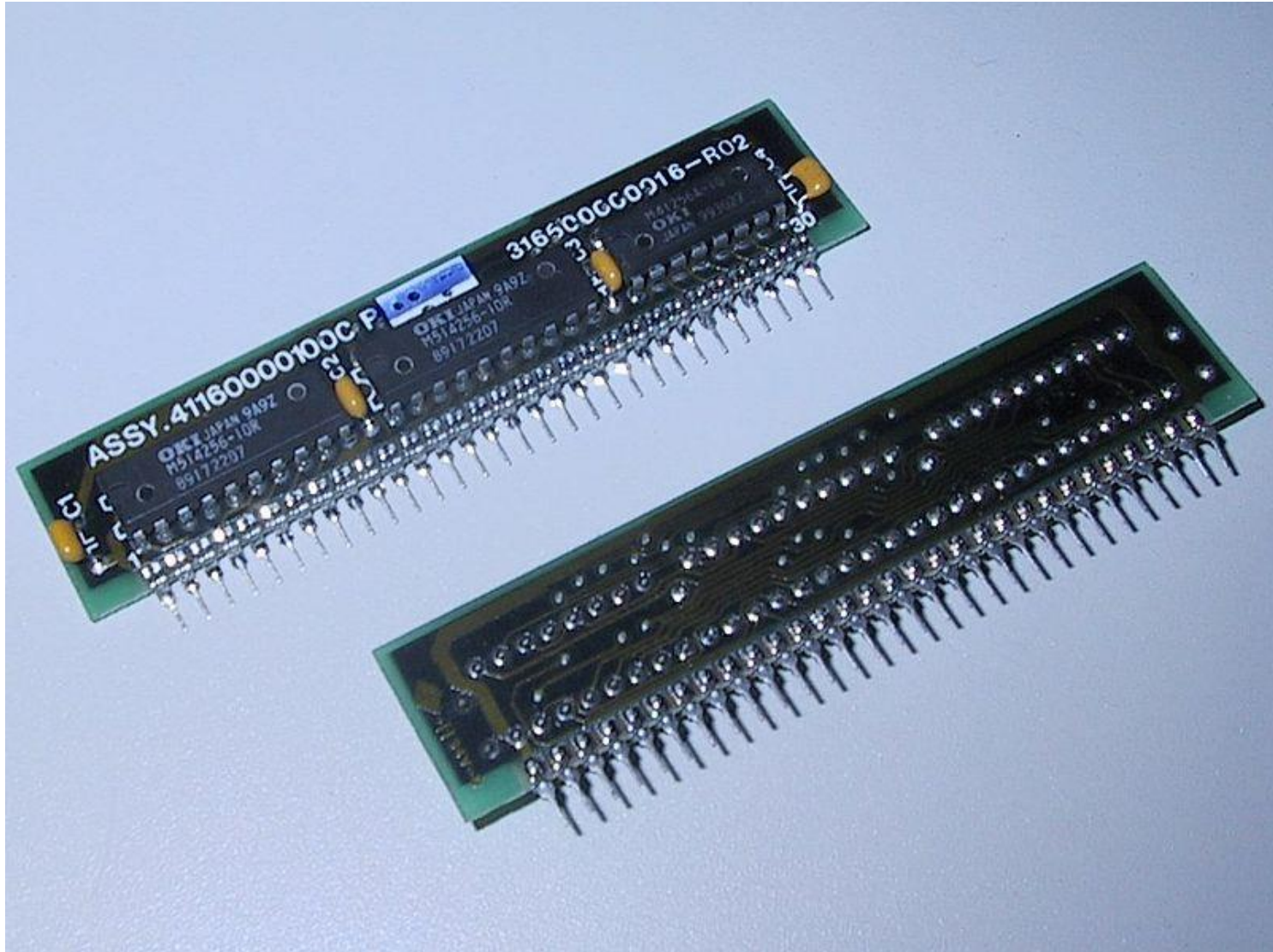


SIPP	
30 pinów	
SIMM	
30 pinów	256kB do 16MB
72 piny	1 MB do 128MB
DIMM	
72 piny	SO-DIMM (32-bity)
144 piny	SO-DIMM (64-bity)
168 pinów	SDR
184 piny	DDR
240 piny	DDR2, DDR3
288 pinów	DDR4, DDR5
RIMM	
160-pinowe	SO-RIMM
184-pinowe	RIMM 16-bitowe
232-pinowa	RIMM 32-bitowe
326-pinowa	RIMM 64-bitowe

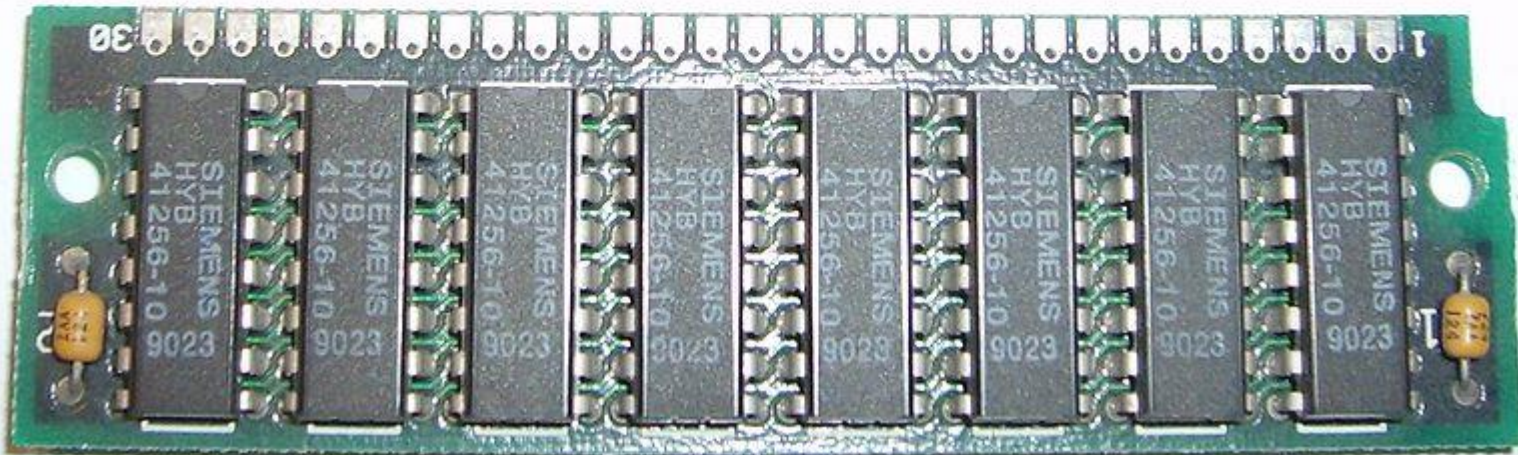
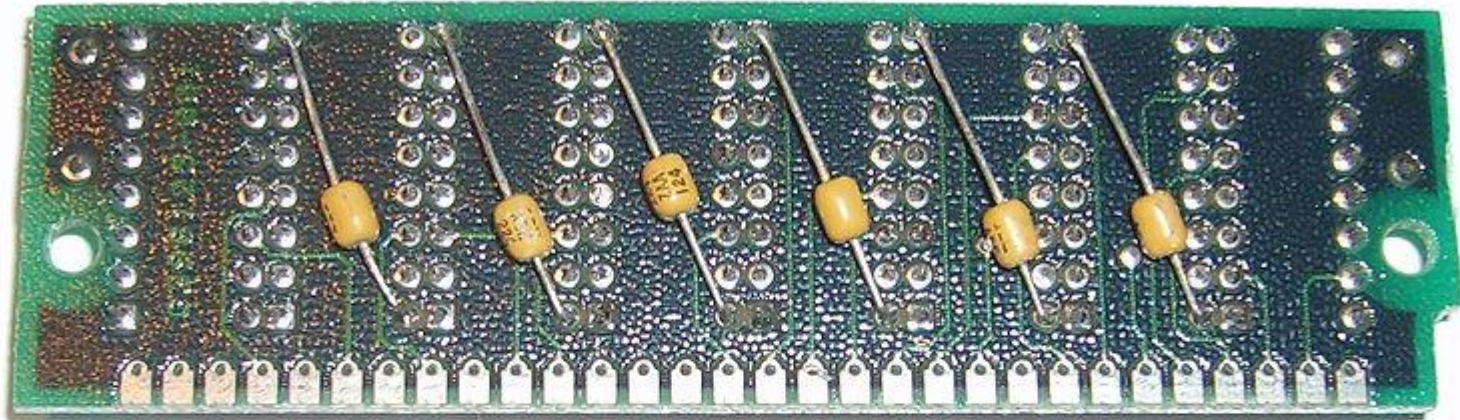
DIP



SIPP

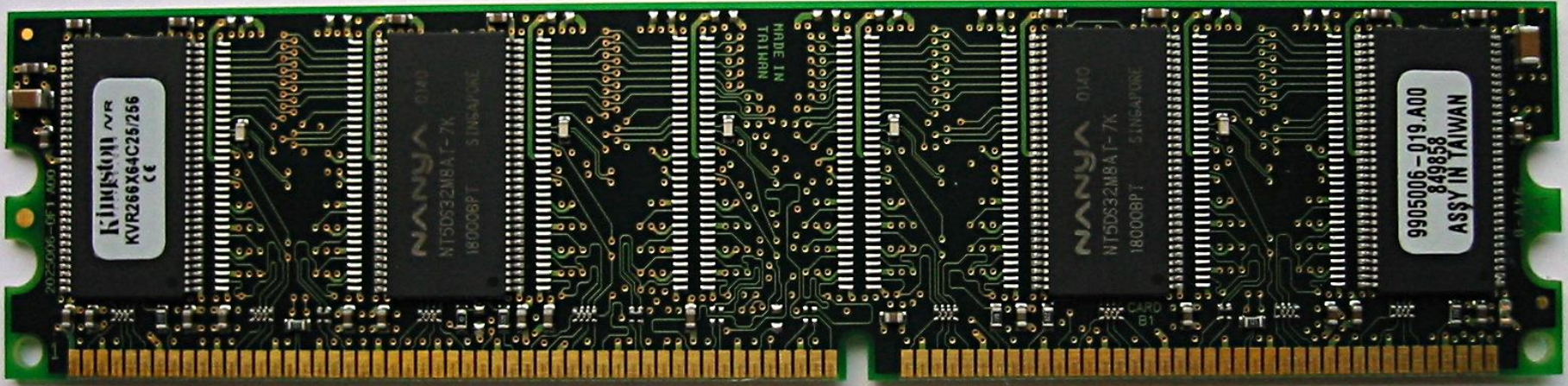


SIMM



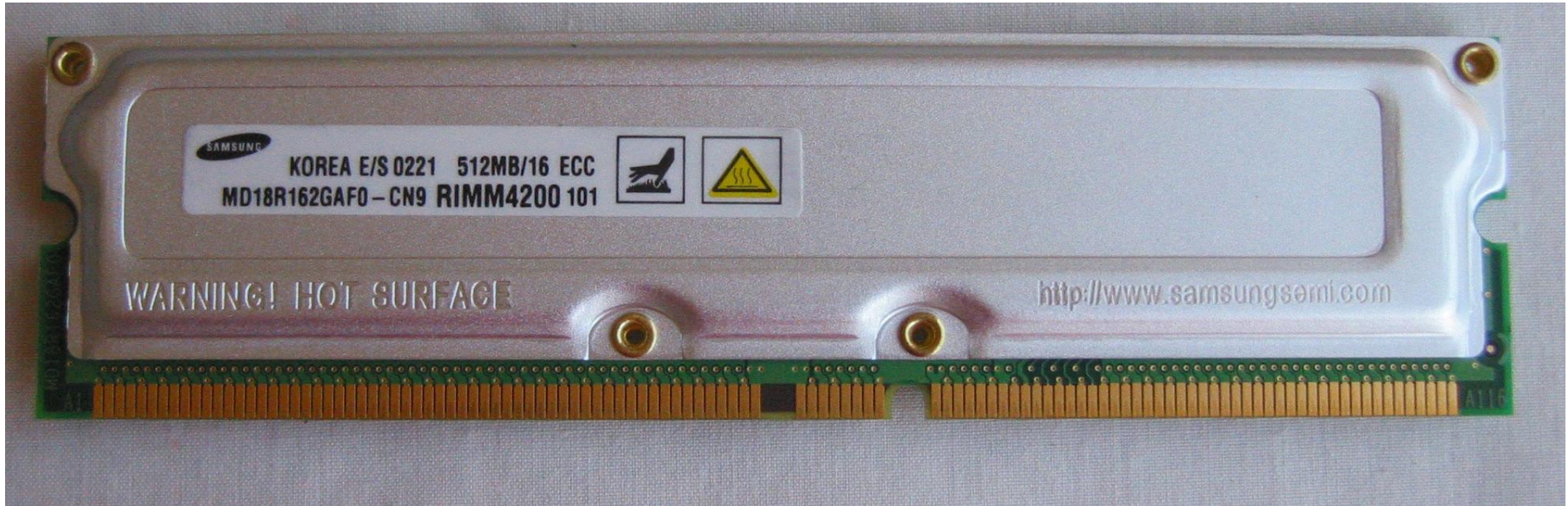
- SIMM - złącza po 2 stronach PCB są elektrycznie identyczne

DIMM



- DIMM - szereg standardów modułów pamięci RAM, w których styki na złączu PCB występują po 2 stronach płytki i są one elektrycznie inne; termin używany również w odniesieniu do całości modułu pamięci
- PCB (printed circuit board) - płytka drukowana

RIMM



ODCZYT PARAMETRÓW PAMIĘCI



NT2GC64B8HC0NS-BE 1009.TW



2GB.2Rx8.PC3-8500S-7-10-F2.1066
ML1022207E.X0 Warranty Void If Removed



NANYA 1008
HT5CB128M8CH-BE
947040R0EY L TW

NANYA 1008
HT5CB128M8CH-BE
947040R0EY L TW

NANYA 1008
HT5CB128M8CH-BE
947040R0EY L TW

NANYA 1008
HT5CB128M8CH-BE
947040R0EY L TW

NTPCB00147P


37

203

NEC JAPAN

MC-4R256CPE6C-653 600-53

0051B9016

 256MB/16d nonECC

G100 S110



WARNING HOT



M2L4G72CB4NA1N-CG 1006.TW



4GB.2R*4.PC3-10600R-9-10-E1.1333.ECC
HM1020403G.X2 Warranty Void If Removed



0009P REVA NIN:002



M2U51264DS8HC3G-5T
512MB DDR-400MHz-CL3
PC3200U-30331
Warranty Void If Removed
0542.MN05A1107A.5YM0410N08.XX.CN

elxir
M2U51264DS8HC3G-5T
512MB DDR-400MHz-CL3
PC3200U-30331
Warranty Void If Removed



0542.MN05A1107A.5YM0410N08.XX.CN

0542.MN05A1107A.5YM0410N08.XX.CN



DDR-266 512MB

03C3

MD6412RSA-T28AA

Warranty Void If Removed

TRYB WIELOKANAŁOWY

Tryb wielokanałowy

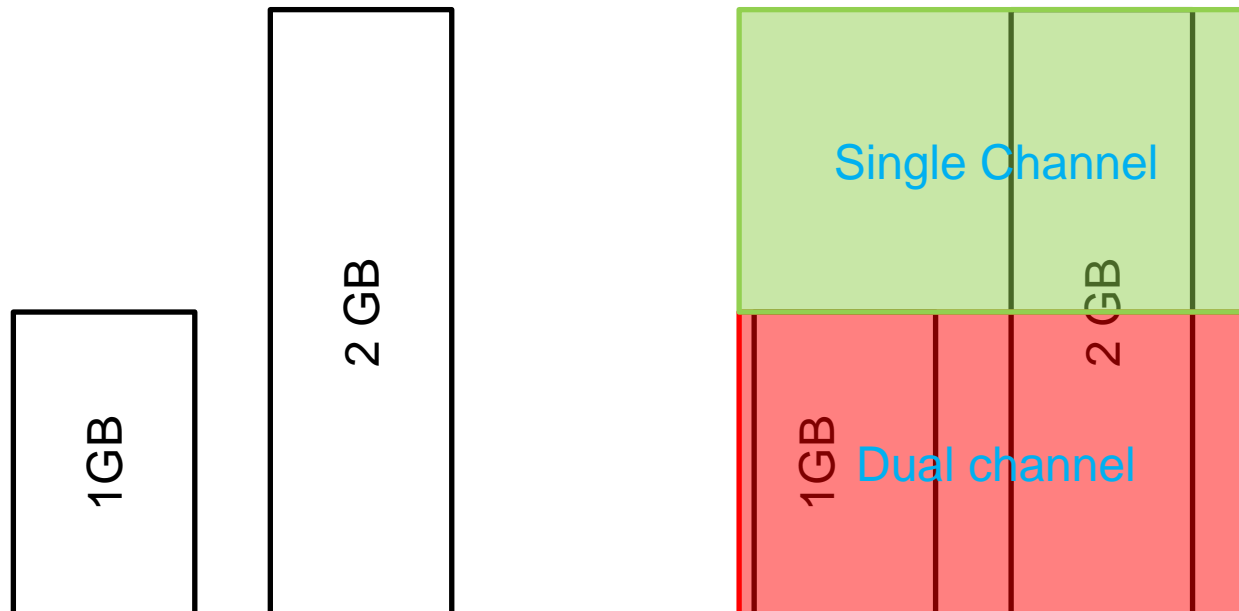
- Zainstalowanie 2 lub więcej moduły RAM o tej samej pojemności i tej samej wydajności umożliwia jednoczesne odwoływanie się do kilku układów pamięci.
 - Wprowadzony po raz pierwszy z procesorami Pentium
 - 2 – dual channel,
 - 3 – triple channel,
 - 4 – quad channel

Tryb wielokanałowy

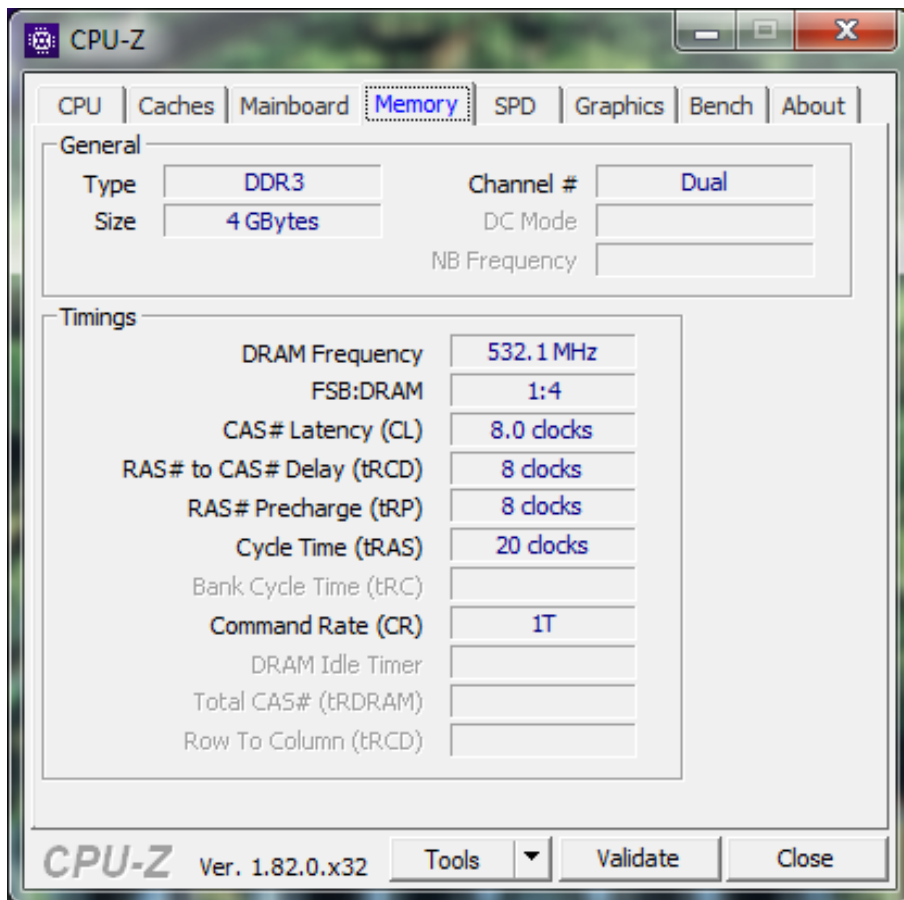
- Tryb wielokanałowy polega na zwielokrotnieniu przepustowości przesyłu danych pomiędzy kontrolerem pamięci a pamięcią RAM. Technologia wykorzystuje kilka 64-bitowych kanałów, co razem daje magistralę o szerokości 128 bitów (dla 2 kanałów), 192 bitów (dla 3 kanałów) lub 256 bitów (dla 4 kanałów) dla przesyłu danych pomiędzy pamięcią RAM a kontrolerem pamięci.
- Technologia wymaga umieszczania modułów pamięci parami (trójkami, czwórkami), w skorelowanych ze sobą gniazdach (na płycie głównej oznaczone są najczęściej odpowiednimi kolorami). Moduły pamięci tworzące zestaw powinny być takie same.
- Możliwe jest także używanie podobnych modułów RAM różnych producentów, z zastrzeżeniami:
 - mają taką samą wielkość pamięci (dopuszczalne są różne czasy opóźnienia)
 - różne częstotliwości – w takim przypadku płyta główna ustawi częstotliwość pamięci zgodne z częstotliwością najwolniejszej zainstalowanej pamięci RAM.

Flex Dual Channel

- Używany gdy w slotach obu kanałów występują moduły o różnej pojemności.
- Kontroler odwołuje się do wspólnej przestrzeni w trybie dwukanałowym (Dual channel), zaś nadwyżka pamięci większego modułu będzie działać w trybie jednokanałowym (Single channel).



Pamięć Dual Channel w CPU-Z



CPU-Z Ver. 1.82.0.x32

CPU | Caches | Mainboard | **Memory** | SPD | Graphics | Bench | About

General

Type: **DDR3** Channel #: **Dual**

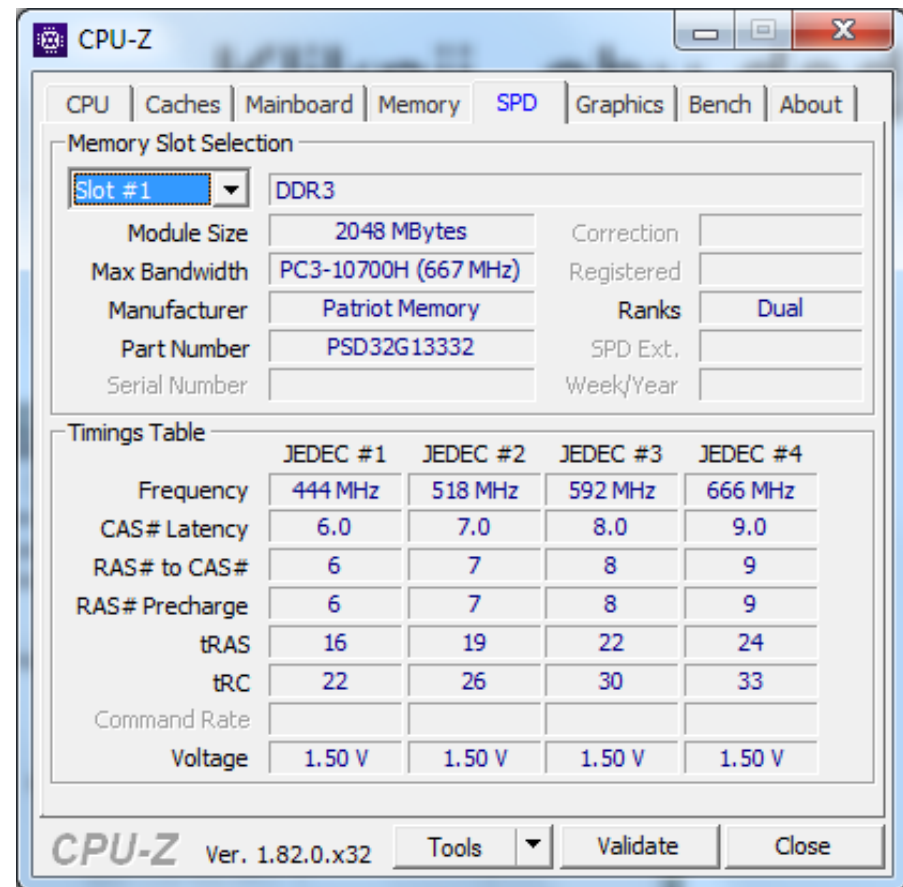
Size: **4 GBytes** DC Mode:

NB Frequency:

Timings

DRAM Frequency	532.1 MHz
FSB:DRAM	1:4
CAS# Latency (CL)	8.0 clocks
RAS# to CAS# Delay (tRCD)	8 clocks
RAS# Precharge (tRP)	8 clocks
Cycle Time (tRAS)	20 clocks
Bank Cycle Time (tRC)	<input type="text"/>
Command Rate (CR)	1T
DRAM Idle Timer	<input type="text"/>
Total CAS# (tRDRAM)	<input type="text"/>
Row To Column (tRFC)	<input type="text"/>

Tools | Validate | Close



CPU-Z Ver. 1.82.0.x32

CPU | Caches | Mainboard | Memory | **SPD** | Graphics | Bench | About

Memory Slot Selection

Slot #1: **DDR3**

Module Size: **2048 MBytes** Correction:

Max Bandwidth: **PC3-10700H (667 MHz)** Registered:

Manufacturer: **Patriot Memory** Ranks: **Dual**

Part Number: **PSD32G13332** SPD Ext.:

Serial Number: Week/Year:

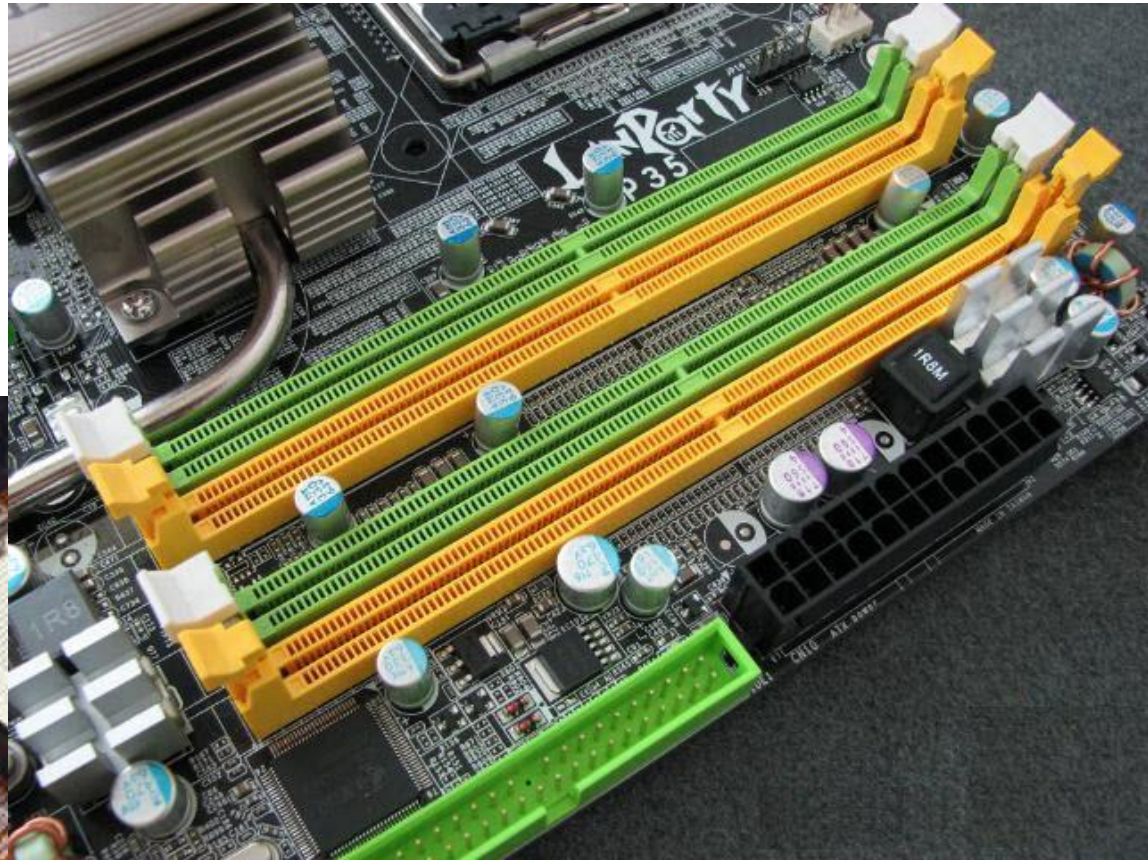
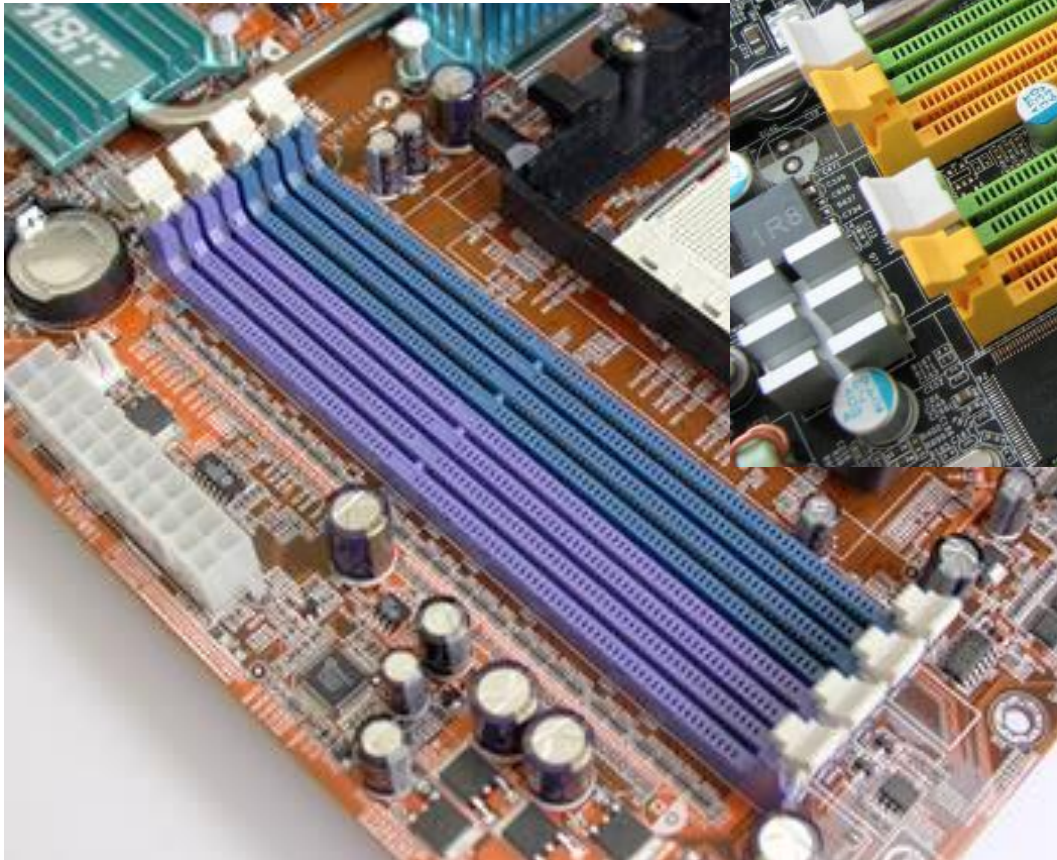
Timings Table

	JEDEC #1	JEDEC #2	JEDEC #3	JEDEC #4
Frequency	444 MHz	518 MHz	592 MHz	666 MHz
CAS# Latency	6.0	7.0	8.0	9.0
RAS# to CAS#	6	7	8	9
RAS# Precharge	6	7	8	9
tRAS	16	19	22	24
tRC	22	26	30	33
Command Rate	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
Voltage	1.50 V	1.50 V	1.50 V	1.50 V

Tools | Validate | Close

Dual Channel

- 2



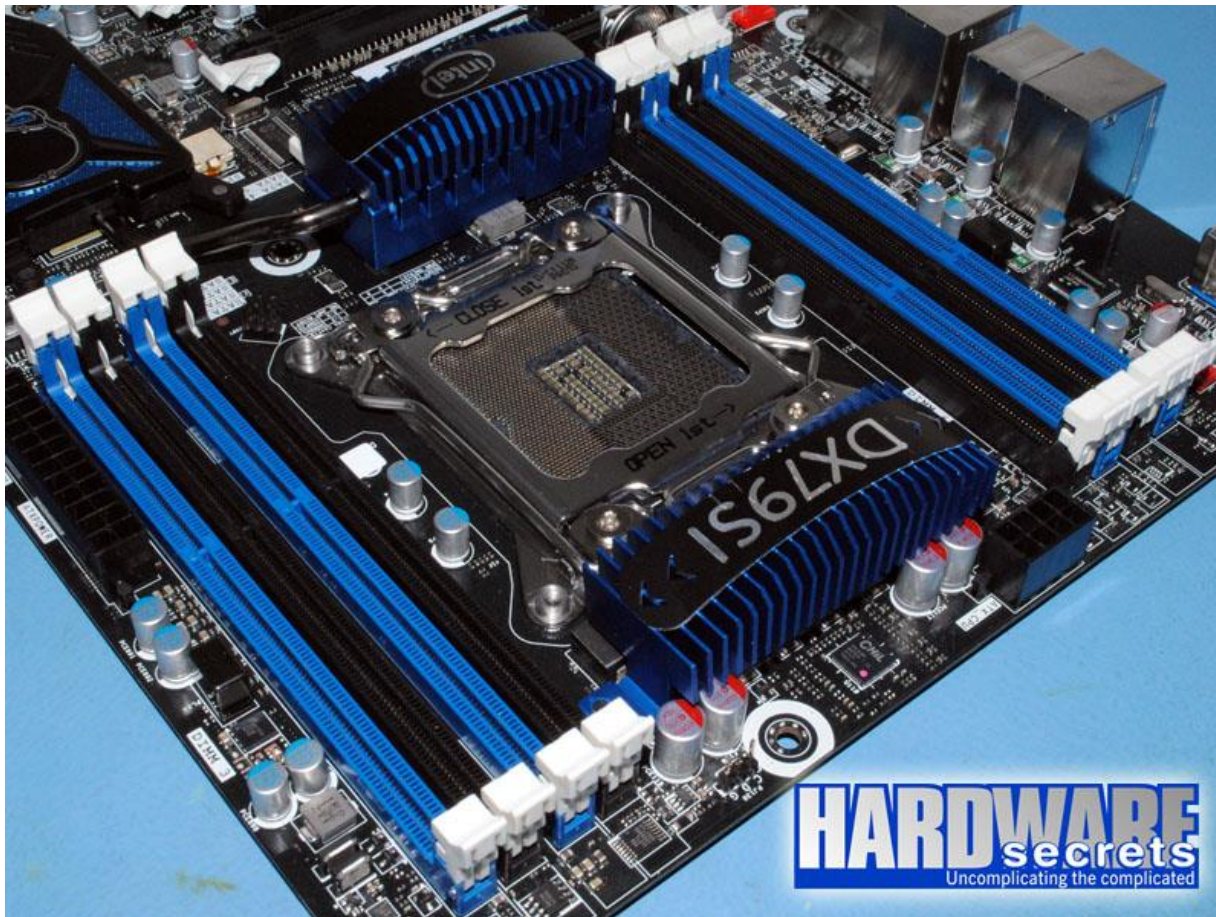
Triple Channel

- 3



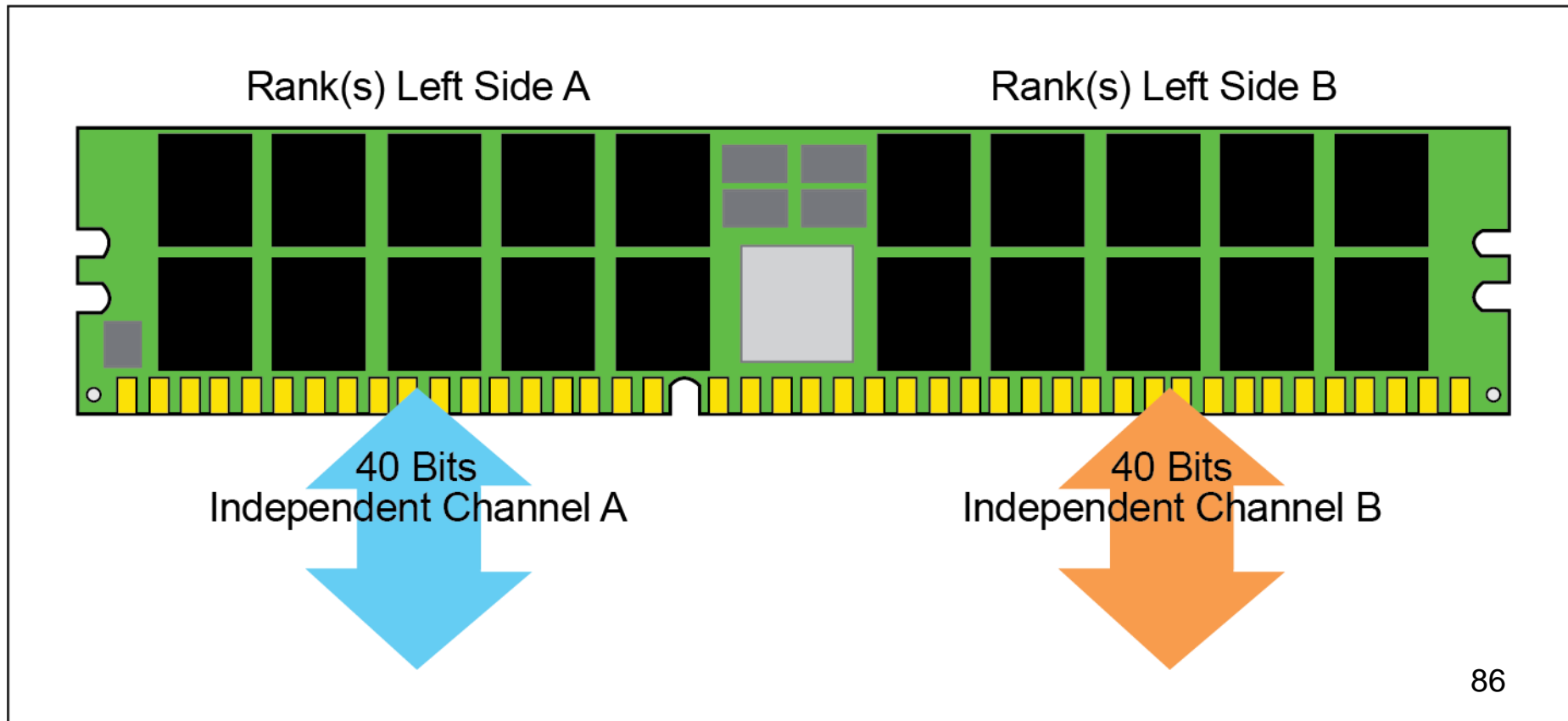
Quad Channel

- 4



Dual Channel DDR5

- Pamięci DDR5 mają możliwość korzystania z transmisji dwukanałowej przy jednej kości RAM-u.

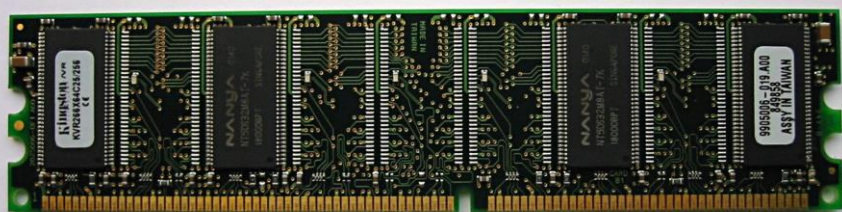
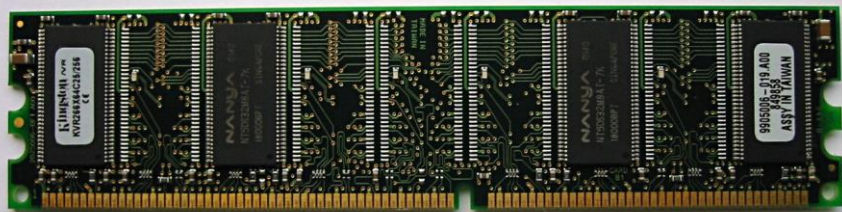


MRDIMM

- Moduły MRDIMM (multi-ranked buffered DIMM) to rozwiązanie mające przyspieszyć transmisję danych między procesorem a pamięcią RAM.
- Zrealizowano to poprzez połączenie dwóch modułów DDR5 DIMM
 - zapewnienie hostowi dwukrotnie większej szybkości transmisji danych
 - konstrukcja umożliwia jednoczesny dostęp do obu kości.
- Specjalny bufor danych lub multiplekser łączy transfery z każdego modułu, konwertując dwa DDR (podwójna szybkość transmisji danych) w jeden QDR (poczwórna szybkość transmisji danych).
 - moduły MRDIMM można tworzyć z istniejących zapasów pamięci DDR5.
 - Maszyny z modułami MRDIMM powinny być wstecznie kompatybilne ze standardowymi modułami DDR5

MRDIMM

Pamięć DDR5 DIMM



Szybkość 4400 MT/s

QDR DIMM

Rank 0

Rank 1



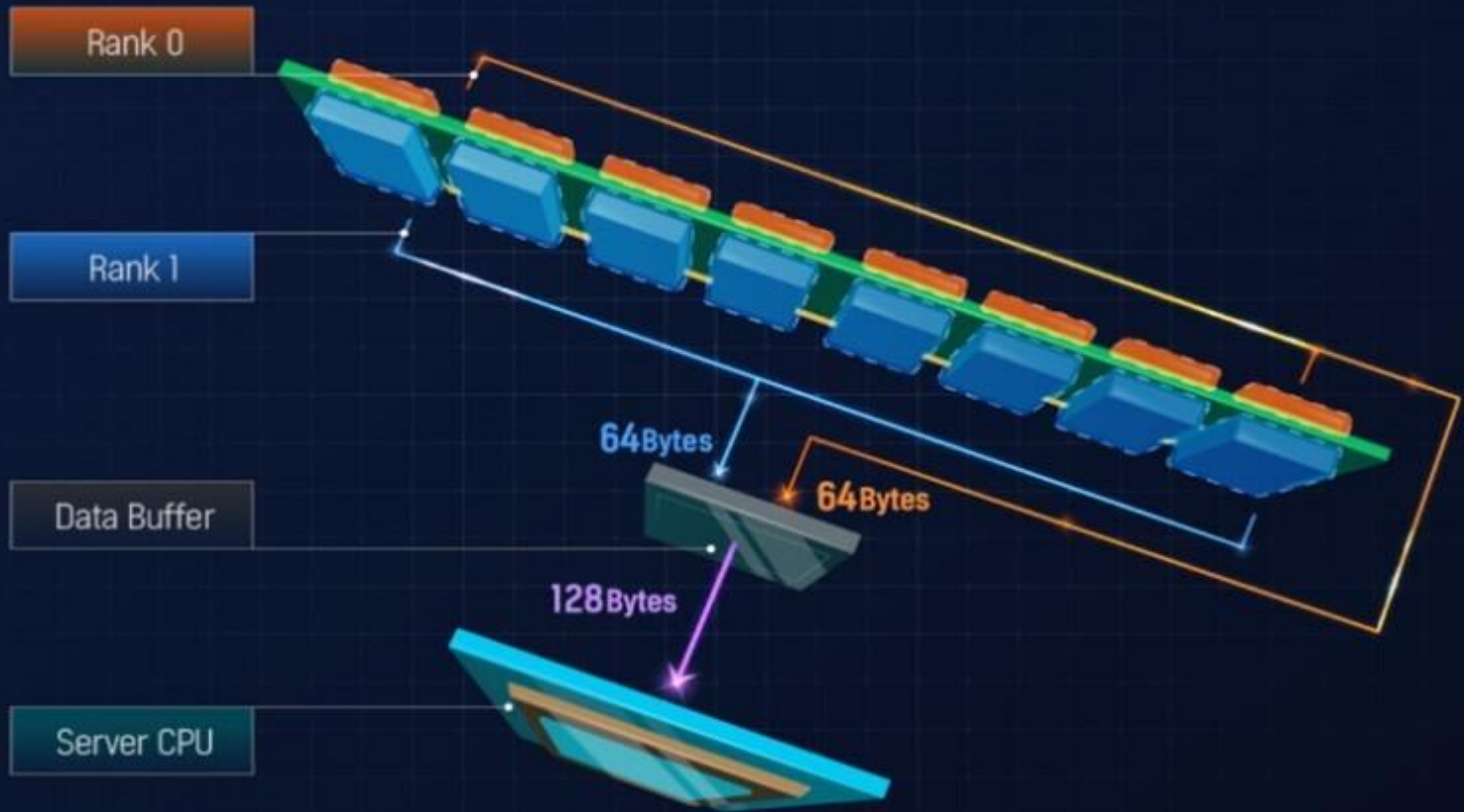
Szybkość
8800 MT/s

MCR DIMM

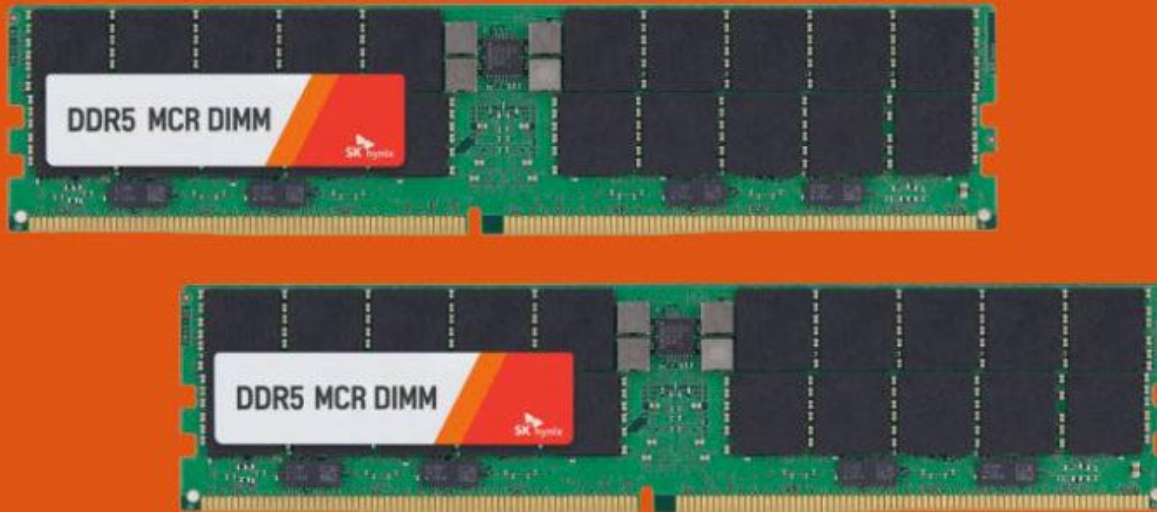
- MCR DIMM (Multiplexer Combined Ranks DIMM) to rozwiązanie łączące 2 ranki pamięci w jeden.
- MCR DIMM może operować równolegle na 2 rankach, co daje 128-bitową transmisję wiodącą do procesora (połączenie 2 64-bitowych).
- MCR DIMM wykorzystuje bufor danych w modułach, by pomogło to połączyć transfery z każdego ranka.
- Rozwiązanie Intel, SK hynix i Renesas.

MCR DIMM

MCR DIMM (Multiplexer Combined Ranks DIMM)



MCR DIMM



•<https://www.servethehome.com/what-is-a-mcr-dimm-or-multiplexer-combined-ranks-dimm-sk-hynix-micron-samsung-intel-amd-nvidia/sk-hynix-mcr-dimms/>

KOREKCYJA BŁĘDÓW

ECC

- ECC (**Error-correcting code**) to sposób detekcji i korekcji błędów danych.
- ECC jest stosowany w pamięciach RAM przeznaczonych do systemów, gdzie nie mogą wystąpić przekłamania żadnych danych
 - Obliczenia finansowe, naukowe.
 - Serwery
 - Infrastruktura miejska

Powstawanie błędów RAM

- Elektryczne lub magnetyczne zakłócenie może wywołać spontaniczny przeskok pojedynczego bitu w stan przeciwny.
 - Spowodowane promieniowaniem termicznym, interferencją elektromagnetyczną, promieniowaniem tła lub kosmicznym. Błędy są częste dla obszarów położonych wysoko nad poziomem morza, gdzie nie ma tak grubej warstwy atmosferycznej.
 - Przykładem misja kosmiczna Cassini-Huygens. Statek zawierał 2 identyczne zapisy lotu (po 2,5 GB pamięci RAM). W ciągu 30 miesięcy lotu raportowano przeciętnie 280 błędów jednobitowych dziennie. Rekordem był 6 listopad 1997 roku, gdy w czasie rozbłysku słonecznego zanotowano 4-krotny wzrost ich liczby.
- Problem znaczący w miarę zmniejszania się rozmiarów podzespołów komputerowych.
 - Mniejsze elementy bardziej wrażliwe na zewnętrzne wpływy, co owocuje wzrostem liczby błędów.
 - Mniejsze napięcie zasilania powoduje, że procentowo rosną szумы zewnętrzne.
- W systemach bez ECC błędy pamięci RAM powodują najwięcej problemów sprzętowych i programowych.
 - Wiele może sprawiać wrażenie innych przyczyn (system operacyjny, płyta główna, procesor).
 - Teoretycznie nawet błąd pojedynczego bitu może zatrzymać pracę systemu komputerowego.

Wykrywanie błędów

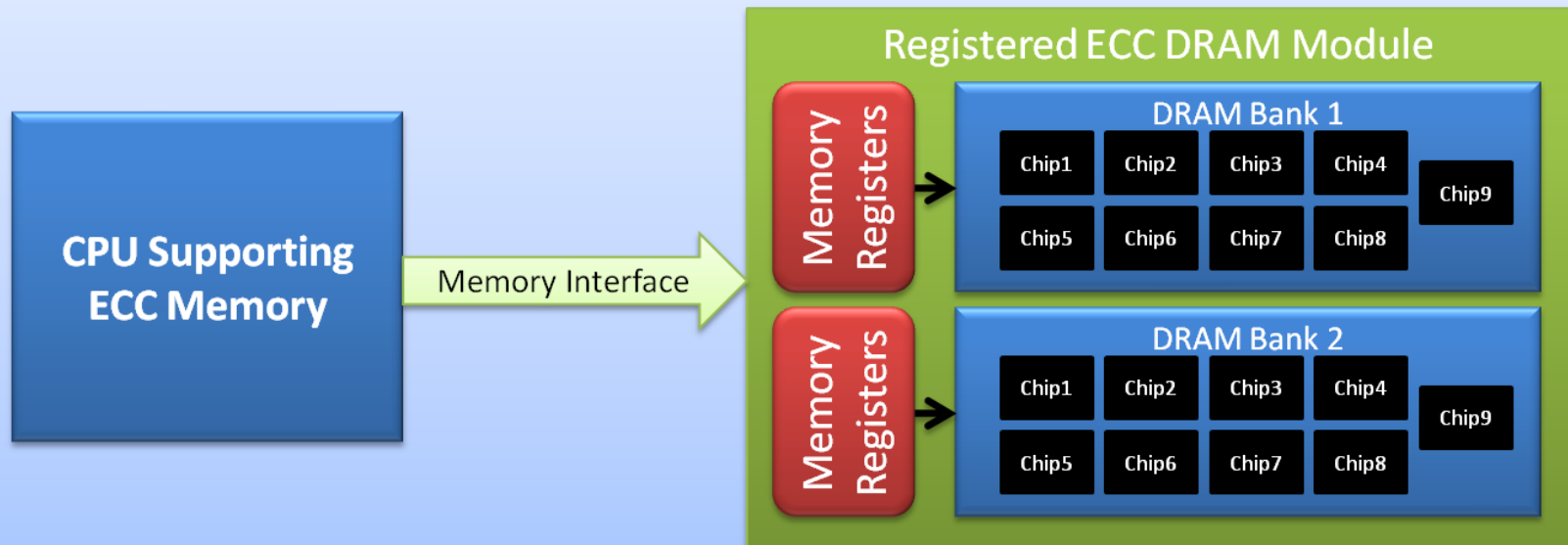
- Typowe pamięci ECC są odporne na błędy pojedynczych bitów, choć potrafią wykryć błędy podwójne.
- ***Single-bit error correction and double-bit error detection (SEC-DED)***.
- Kontrolery pamięci mogą wykryć i skorygować błąd pojedynczego bitu na słowo 64-bitowe.
- Wykrywają (ale już nie mogą poprawić) 2 błędy na 64 bity. Niektóre BIOSy pozwalają na zliczanie błędów, co może ostrzec system, zanim sytuacja pamięci RAM stanie się katastrofalna.
- Korekcja błędów sprawia, że dane czytane z każdego słowa są takie same jak dane zapisane, nawet gdy jeden z bitów zostanie zniekształcony.
- **Korekcja wielobitowa** jest implementowana jako przeplatane kody SEC-DED.

Korekcja błędów

- Nadmiarowe komórki pamięci.
 - Są zapisywane w nich bity parzystości.
 - Pozwalają wykryć błędy pojedynczych bitów (a dokładniej błędy każdej nieparzystej ilości bitów).
 - Najpopularniejszym sposobem jest kod Hamminga i kod Hsiao.
- Parzystość
 - Stosowana powszechnie w pamięciach produkowanych do wczesnych lat 90-tych XX wieku. Obecnie to rozwiązanie spotykane w tańszych RAM.
- Systemy regularnie czytają całą pamięć, sprawdzają czy nie ma błędów i w razie czego nadpisują napotkane błędy poprawnymi danymi.
- Niektóre pamięci DRAM z wewnętrzną korekcją błędów mogą współpracować z płytą bez takiej opcji i zapewnić korekcję.
- Obwody ECC mogą być też zamontowane w CPU (procesory serwerowe) – architektura NUMA.

ECC

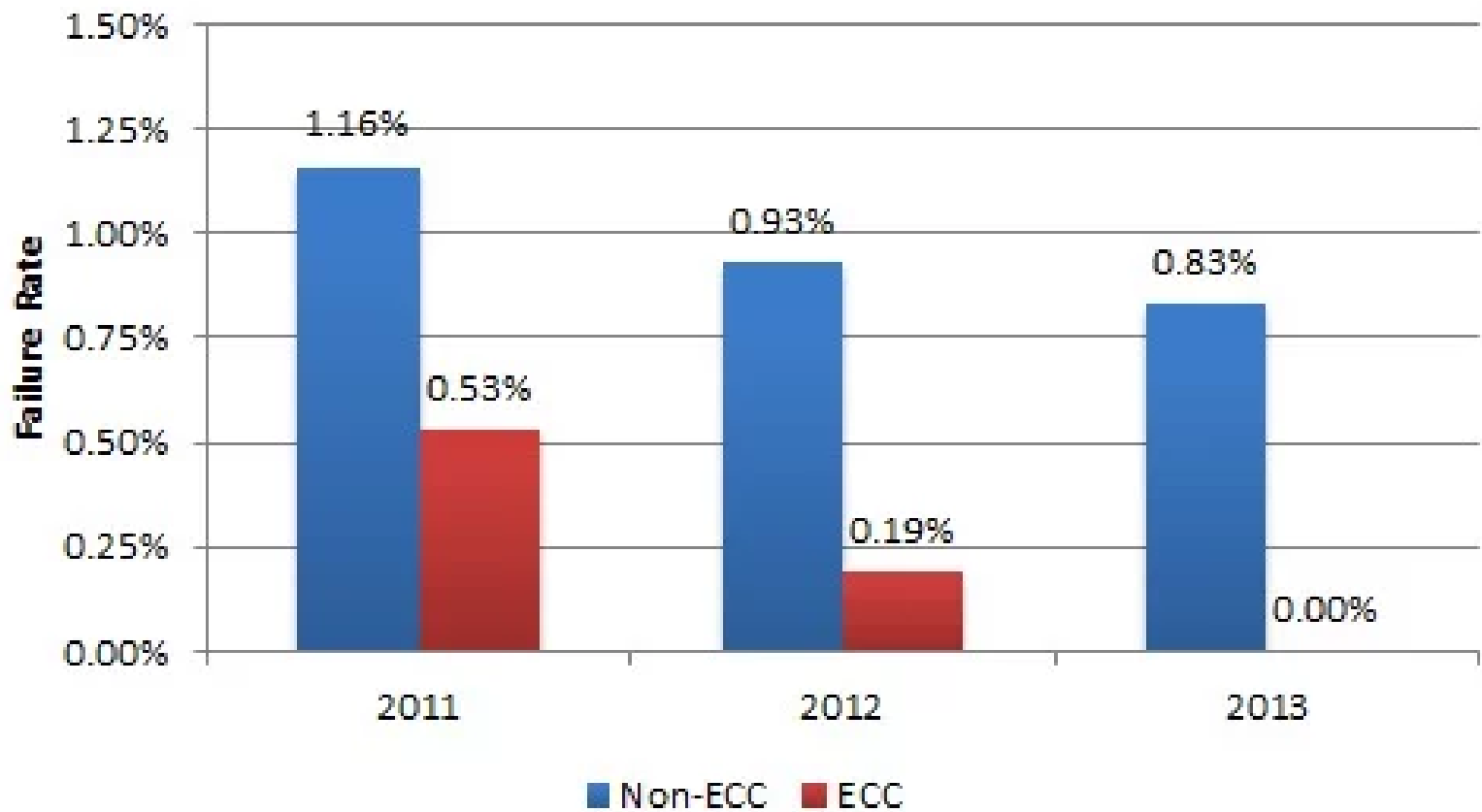
Simple Registered ECC DRAM Model



©2011 ServeTheHome.com

ECC

Kingston ECC vs. Non-ECC RAM Failure Rates



ECC



RDIMM

- Pamięć RDIMM to pamięć buforowana DIMM.
 - Mogą to być pamięci DDR3 i DDR4
- Pamięć niebuforowana jest określana jako UDIMM lub krótko DIMM.
- Posiada wbudowane dodatkowe rejestry (bufory) w liniach adresowych i kontrolnych.
 - Rejestry posiadają bardzo małą pojemność (zwykle 64 bity).
 - Rejestry pełnią rolę buforów pomiędzy *Glossary Link CPU* i pamięcią operacyjną.
- Rejestry są niezależne od funkcji ECC.
- Rejestr służy on do wzmacniania sygnałów na magistrali systemowej między modułem RAM, a kontrolerem pamięci.

Zastosowanie

- Wykorzystanie RDIMM zwiększa stabilność systemu (dane są buforowane)
- System może stabilnie pracować z większą ilością modułów, niż jest to zwykle stosowane.
- Nieznacznie zmniejsza prędkość działania, gdyż dane muszą zostać zbuforowane zanim zostaną przesłane dalej. Buforowanie zajmuje jeden do kilka taktów zegarowych.
- Wykorzystanie
 - Pamięci RDIMM są rekomendowane do wykorzystania w serwerach.
 - Nie każda płyta główna będzie współpracować z pamięciami RDIMM
 - Nie można mieszać pamięci RDIMM i UDIMM
 - Nie zaleca się korzystania z nich w komputerach przeznaczonych dla graczy.
 - Komputery obsługują większe wolumeny pamięci RDIMM niż pamięci ECC UDIMM.
 - Pamięć RDIMM jest znacznie droższa niż DIMM.

RDIMM



Możliwość obsługi przez OS

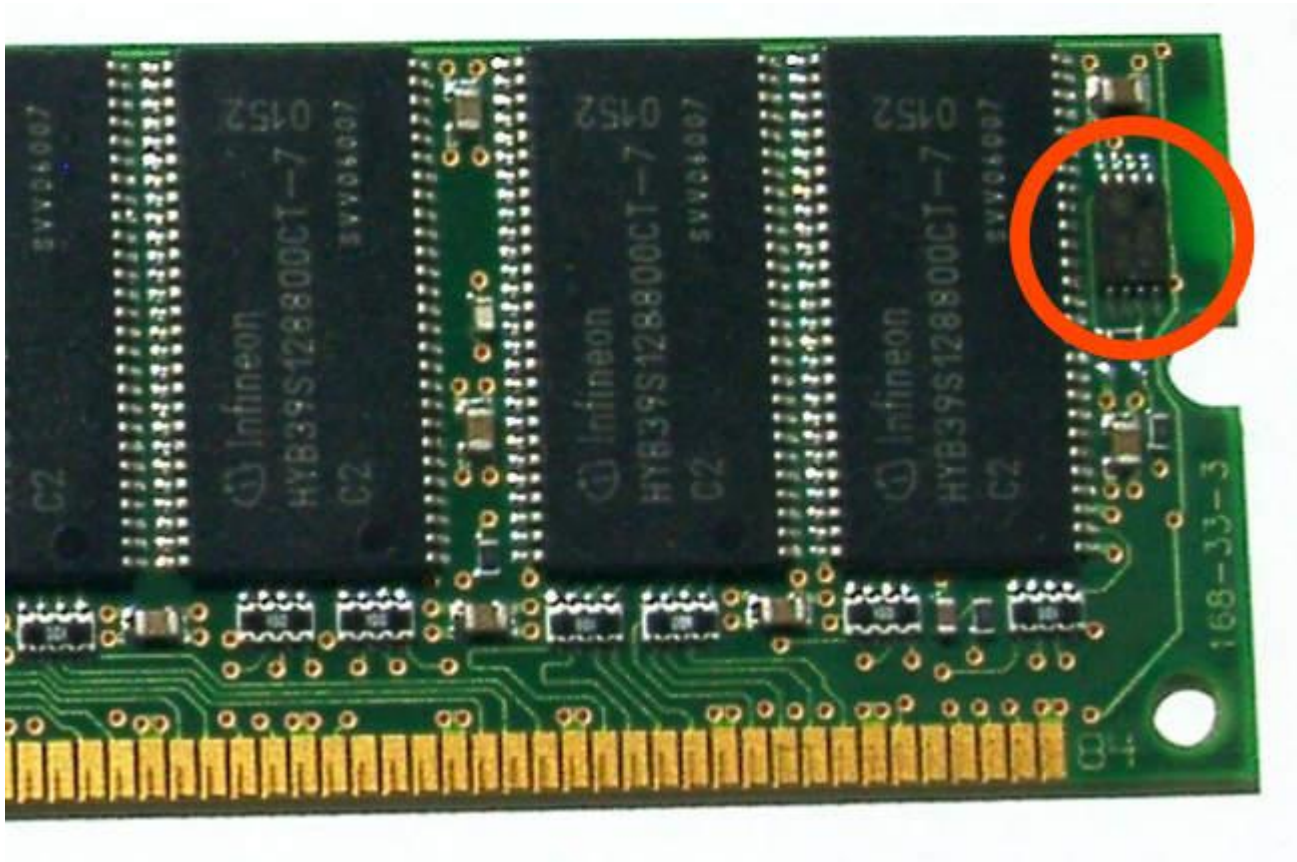
- 32 bity – 4GB RAM
- 64 bity – 512 GB RAM

SPD | XMP

SPD i XMP

- SPD (*Serial presence detect*) niewielka pamięć konfiguracyjna zamontowana na każdym module RAM-u.
- Standaryzowany sposób na dostęp do danych określających parametry modułów pamięci
 - Po uruchomieniu komputera płyta główna ustawia opóźnienia i taktowanie według wskazówek zapisanych w SPD.
 - Zwykle to bezpieczne wartości: standardowe napięcie zasilania, stosunkowo niskie taktowanie i stosunkowo długie opóźnienia.
- XMP (*Extreme Memory Profile*) to alternatywna konfiguracja pamięci
- Zawiera alternatywny zestaw opóźnień, informację o najszybszym pożądanym taktowaniu oraz pożądaną napięcie zasilania.
 - Dzięki temu pamięć może współdziałać z prędkością większą, niż dopuszcza standard JEDEC lub zalecenia producenta procesora.
 - Konieczna jest ręczna aktywacja profilu w UEFI.
 - Płyta główna zmienia najważniejsze opóźnienia według podanych w nim wartości, a pozostałe ustawia według zaprogramowanych w UEFI reguł.

SPD



XMP w UEFI

The screenshot displays the ASUS UEFI BIOS Utility in Advanced Mode. The top navigation bar includes the date and time (05/01/2019 16:40), language (English), and various utility shortcuts (MyFavorite(F3), Qfan Control(F6), EZ Tuning Wizard(F11), Hot Keys). The main menu is set to 'Ai Tweaker'. The 'Ai Overclock Tuner' is configured to 'XMP', and the selected profile is 'XMP DDR4-3597 16-18-18-36-1.'. Other settings shown include BCLK Frequency (100.0000), ASUS MultiCore Enhancement (Auto), SVID Behavior (Auto), AVX Instruction Core Ratio Negative Offset (4), and CPU Core Ratio (Sync All Cores). The '1-Core Ratio Limit' is set to 49, while the 2-5 core ratio limits are all set to 49. On the right, the 'Hardware Monitor' section shows CPU frequency at 3700 MHz, temperature at 39°C, BCLK at 100.0000 MHz, core voltage at 1.312 V, and a 37x ratio. The 'Memory' section shows a frequency of 3200 MHz and a voltage of 1.392 V, with a capacity of 32768 MB. The 'Voltage' section shows +12V at 12.096 V, +5V at 5.000 V, and +3.3V at 3.312 V. An information icon at the bottom left provides a note about XMP profiles.

UEFI BIOS Utility – Advanced Mode

05/01/2019 16:40 | English | MyFavorite(F3) | Qfan Control(F6) | EZ Tuning Wizard(F11) | Hot Keys

My Favorites | Main | **Ai Tweaker** | Advanced | Monitor | Boot | Tool | Exit

Ai Overclock Tuner: XMP

XMP: XMP DDR4-3597 16-18-18-36-1.

BCLK Frequency: 100.0000

ASUS MultiCore Enhancement: Auto

SVID Behavior: Auto

AVX Instruction Core Ratio Negative Offset: 4

CPU Core Ratio: Sync All Cores

1-Core Ratio Limit: 49

2-Core Ratio Limit: 49

3-Core Ratio Limit: 49

4-Core Ratio Limit: 49

5-Core Ratio Limit: 49

Hardware Monitor

CPU

Frequency	3700 MHz	Temperature	39°C
BCLK	100.0000 MHz	Core Voltage	1.312 V
Ratio	37x		

Memory

Frequency	3200 MHz	Voltage	1.392 V
Capacity	32768 MB		

Voltage

+12V	12.096 V	+5V	5.000 V
+3.3V	3.312 V		

i Extreme Memory Profile(XMP): Each profile has its own DRAM frequency, timing and voltage.

CPU-Z

The screenshot shows the CPU-Z application window with the SPD tab selected. The 'Memory Slot Selection' section shows Slot #1 is populated with DDR3 memory. The 'Timings Table' section provides JEDEC timing specifications for four memory slots.

Memory Slot Selection

Slot #	Type	Capacity	Correction
Slot #1	DDR3	2048 MBytes	Correction
Slot #2		PC3-10700H (667 MHz)	Registered
Slot #3		Patriot Memory	Ranks
Slot #4			Dual

Part Number: PSD32G13332
SPD Ext.:
Serial Number:
Week/Year:

Timings Table

	JEDEC #1	JEDEC #2	JEDEC #3	JEDEC #4
Frequency	444 MHz	518 MHz	592 MHz	666 MHz
CAS# Latency	6.0	7.0	8.0	9.0
RAS# to CAS#	6	7	8	9
RAS# Precharge	6	7	8	9
tRAS	16	19	22	24
tRC	22	26	30	33
Command Rate				
Voltage	1.50 V	1.50 V	1.50 V	1.50 V

CPU-Z Ver. 1.82.0.x32 **Tools** **Validate** **Close**

TESTOWANIE PAMIĘCI RAM

CPU-Z

CPU-Z

CPU | Caches | Mainboard | **Memory** | SPD | Graphics | Bench | About

General

Type	DDR3	Channel #	Dual
Size	4 GBytes	DC Mode	
		NB Frequency	

Timings

DRAM Frequency	532.1 MHz
FSB:DRAM	1:4
CAS# Latency (CL)	8.0 clocks
RAS# to CAS# Delay (tRCD)	8 clocks
RAS# Precharge (tRP)	8 clocks
Cycle Time (tRAS)	20 clocks
Bank Cycle Time (tRC)	
Command Rate (CR)	1T
DRAM Idle Timer	
Total CAS# (tRDRAM)	
Row To Column (tRCD)	

CPU-Z Ver. 1.82.0.x32 Tools ▾ Validate Close

HWInfo - podsumowanie

Memory

Size: 4096 MB Type: DDR3 SDRAM

Current Timing

Clock: 532.1 MHz = 5.33 x 99.8 MHz

Mode: Single-Channel CR: 1T

Timing: 7 - 7 - 7 - 20 tRC: tRFC: 140

Modules

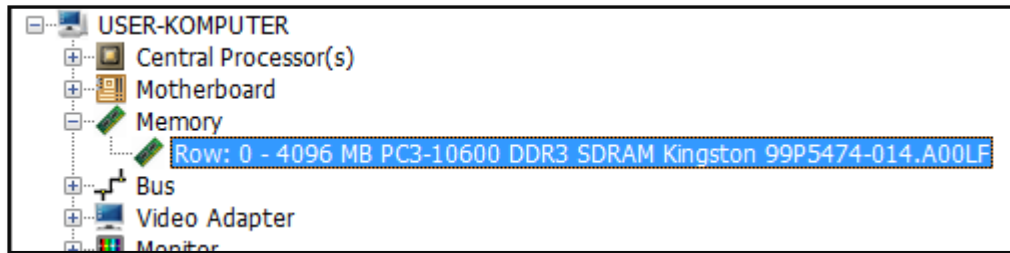
[#0] Kingston 99P5474-014.A00LF

Size: 4096 MB Clock: 667 MHz ECC: N

Type: PC3-10600 DDR3 SDRAM UDIMM

Freq	CL	RCD	RP	RAS	RC	Ext.	V
666.7	9	9	9	24	33	-	1.50
533.3	7	7	7	20	27	-	1.50
400.0	6	6	6	15	20	-	1.50

HWInfo



General Module Information

Module Number:	0
Module Size:	4096 MBytes
Memory Type:	DDR3 SDRAM
Module Type:	Unbuffered DIMM (UDIMM)
Memory Speed:	666.7 MHz (PC3-10600)
Module Manufacturer:	Kingston
Module Part Number:	99P5474-014.A00LF
Module Revision:	0
Module Serial Number:	1074599179
Module Manufacturing Date:	Year: 2012, Week: 28
Module Manufacturing Location:	5
SDRAM Manufacturer:	Unknown
Error Check/Correction:	None

Module characteristics

Row Address Bits:	16
Column Address Bits:	10
Number Of Banks:	8
Module Density:	4096 Mb
Number Of Ranks:	1
Device Width:	8 bits
Bus Width:	64 bits
Module Nominal Voltage (VDD):	1.5 V

Module timing

Minimum SDRAM Cycle Time (tCKmin):	1.500 ns
CAS# Latencies Supported:	6, 7, 8, 9
Minimum CAS# Latency Time (tAmin):	13.125 ns
Minimum RAS# to CAS# Delay (tRCDmin):	13.125 ns
Minimum Row Precharge Time (tRPmin):	13.125 ns
Minimum Active to Precharge Time (tRASmin):	36.000 ns
Supported Module Timing at 666.7 MHz:	9-9-9-24
Supported Module Timing at 533.3 MHz:	7-7-7-20
Supported Module Timing at 400.0 MHz:	6-6-6-15
Minimum Write Recovery Time (tWRmin):	15.000 ns
Minimum Row Active to Row Active Delay ...	6.000 ns
Minimum Active to Active/Refresh Time (t...	49.125 ns
Minimum Refresh Recovery Time Delay (tR...	260.000 ns
Minimum Internal Write to Read Command...	7.500 ns
Minimum Internal Read to Precharge Com...	7.500 ns
Minimum Four Activate Window Delay Tim...	30.000 ns

Features

On-die Thermal Sensor (ODTS) Readout:	Not Supported
Auto Self Refresh (ASR):	Not Supported
Extended Temperature Refresh Rate:	Not Supported
Extended Temperature Range:	Supported
Module Temperature Sensor:	Not Supported
Module Nominal Height:	18 - 19 mm
Module Maximum Thickness (Front):	1 - 2 mm
Module Maximum Thickness (Back):	<= 1 mm

MemTest

```
Memtest86+ v4.10 | Pass100% #####
Intel Core i3/i5 3770 MHz | Test 9% ###
L1 Cache: 32K 73924 MB/s | Test #8 [Modulo 20, Random pattern]
L2 Cache: 256K 43335 MB/s | Testing: 4096M - 5056M 4023M
L3 Cache: 4096K 32501 MB/s | Pattern: 128a1582-11
Memory : 4023M 10245 MB/s |-----
IMC : Intel(R) Core(TM) i5 CPU 6 0 @ 3.4 GHz / BCLK : 145 MHz
Settings: RAM : 725 MHz (DDR3-1450) / CAS : 8-8-8-24 / Dual Channel

WallTime   Cached   RsvdMem   MemMap   Cache   ECC   Test   Pass   Errors   ECC Errs
-----
0:54:03   4023M     264K     e820     on     off   Std     1       0

-----
Memory SPD Informations
-----
- Slot 0 : 2048 MB PC3-10600 - Kingston 9905403-111.A00LF *XMP*
- Slot 1 : 2048 MB PC3-10600 - Kingston 9905403-111.A00LF *XMP*

*****Pass complete, no errors, press Esc to exit*****
(ESC)Reboot (c)configuration (SP)scroll_lock (CR)scroll_unlock
```

Objawy problemów pamięci RAM

- Zbyt mała ilość pamięci RAM
- Za wolna pamięć RAM

Problemy pamięci RAM

- Zbyt mała ilość pamięci RAM
 - Aplikacje chodzą wolno
 - Niektóre się nie uruchomią
 - Komputer może się zawieszać
- Za wolna pamięć RAM
 - Aplikacje chodzą za wolno
 - System operacyjny jest powolny

•Czy płyta główna obsłuży większą ilość RAMu?

•Tak

•Nie

•Czy płyta główna zawiera wolne sloty RAM?

•Tak

•Nie

•Kup nową płytę

•Czy nowe kości RAM są tego samego typu?

•Tak

•Nie

•Wymień kości pamięci RAM na nowe

•Nowe kości powinny mieć :
-tę samą wielkość
-Tę samą częstotliwość taktowania

•Nastaw się na problemy

Pytania powtórkowe

1. Podaj definicję pamięci RAM?
2. Jakimi właściwościami charakteryzuje się pamięć RAM?
3. Jak jest zbudowana pamięć RAM?
4. Opisz zasadę działania pamięci RAM.
5. Jak jest taktowana pamięć RAM?
6. Co to są sygnały RAS i CAS?
7. Opisz jakie właściwości ma pamięć dynamiczna DRAM.
8. Opisz jakie właściwości ma pamięć statyczna SRAM.
9. Od jakich parametrów zależy pojemność pamięci?
10. Co to jest czas latencji CAL?
11. Na czym polega adresowanie stronami?
12. Dlaczego rozdzielono proces odczytu i wyszukiwania adresu wiersza?
13. Jakie właściwości ma tryb pakietowy?
14. Z jakiego powodu stosuje się podział RAM na banki pamięci?
15. Jak osiągnięto dwa razy większy strumień danych w pamięciach DDR?

Pytania powtórkowe

16. Do czego służy klucz napięciowy (wcięcie) w pamięciach DDR?
17. Co to jest tryb wielokanałowy?
18. Opisz działanie pamięci
 - a) FPM DRAM
 - b) EDO DRAM
 - c) SDRAM
 - d) RDRAM
 - e) DDR SDRAM
19. Ile pamięci RAM może obsłużyć system operacyjny?
 - a) 32-bitowy
 - b) 64-bitowy
20. Omów podział pamięci pod względem kształtu obudowy.
21. Co to jest SPD (Serial presence detect)?
22. Co to jest XMP (Extreme Memory Profile)?

- Prezentacja narzędzi: decode-dimms, lspci -v, lshw, dmidecode